

# IMAGE PROCESSING UNIT, IMAGE PROCESSING METHOD AND PROGRAM TO ALLOW COMPUTER TO PERFORM THE METHOD, AND COMPUTER-READABLE RECORDING MEDIUM FOR RECORDING THE PROGRAM

Patent number: JP2002359739

Publication date: 2002-12-13

Inventor: TONE KOJI

Applicant: RICOH KK

Classification:

- international: **B41J5/30; G06T1/20; H04N1/00; H04N1/40; B41J5/30; G06T1/20; H04N1/00; H04N1/40; (IPC1-7): H04N1/40; B41J5/30; G06T1/20; H04N1/00**

- european:

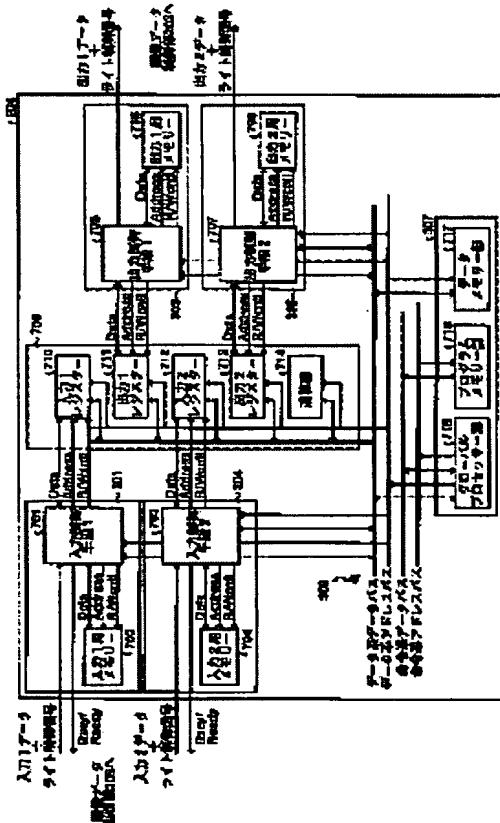
Application number: JP20010162438 20010530

Priority number(s): JP20010162438 20010530; JP20010098478 20010330

[Report a data error here](#)

## Abstract of JP2002359739

**PROBLEM TO BE SOLVED:** To provide an image processing unit that can singly and smoothly perform image processing operations for a plurality of received images in parallel at the same time. **SOLUTION:** The image processing unit is provided with 1st and 2nd input I/Fs 301, 304 that individually receive image data of a plurality of different systems and control input and output of image data of each system, an arithmetic processing section 709 that applies prescribed image processing to image data received from each system. The arithmetic processing section 709 is provided with an arithmetic unit 714 that performs image processing outputted from the 1st and 2nd input I/Fs 301, 304 and corresponding to the image data of each system in parallel and an integral control section 307 that controls the execution of an arithmetic operation by the arithmetic unit 714 and can freely revise the execution sequence of the image processing to the image data of each system by the arithmetic unit 714 corresponding to the priority by the system as its control.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2002-359739  
(P2002-359739A)

(43)公開日 平成14年12月13日(2002.12.13)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	マークト(参考)
H 04 N 1/40		B 41 J 5/30	Z 2 C 087
B 41 J 5/30		G 06 T 1/20	B 2 C 187
G 06 T 1/20		H 04 N 1/00	C 5 B 057
H 04 N 1/00		1/40	Z 5 C 062
			5 C 077

審査請求 未請求 請求項の数24 OL (全32頁)

(21)出願番号 特願2001-162438(P2001-162438)  
(22)出願日 平成13年5月30日(2001.5.30)  
(31)優先権主張番号 特願2001-98478(P2001-98478)  
(32)優先日 平成13年3月30日(2001.3.30)  
(33)優先権主張国 日本 (JP)

(71)出願人 000006747  
株式会社リコー  
東京都大田区中馬込1丁目3番6号  
(72)発明者 刀根 剛治  
東京都大田区中馬込1丁目3番6号 株式  
会社リコー内  
(74)代理人 100104190  
弁理士 酒井 昭徳

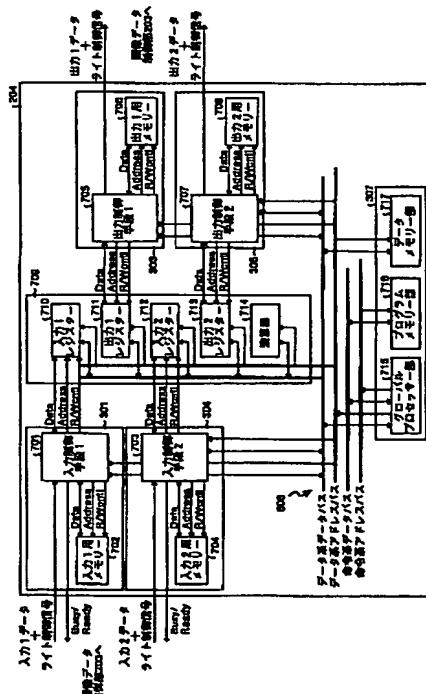
最終頁に続く

(54)【発明の名称】 画像処理装置、画像処理方法およびその方法をコンピュータに実行させるプログラム、並びにそのプログラムを記録したコンピュータ読み取り可能な記録媒体

(57)【要約】

【課題】 複数の入力画像に対する画像処理動作を单一の処理ユニットで同時並行して円滑に実行処理できる画像処理装置を提供すること。

【解決手段】 異なる複数系統の画像データが個別に入出力され各系統の画像データの入出力を制御する第1、第2の入力I/F 301, 304と、前記各系統から入力された画像データそれぞれに対応する所定の画像処理を施し出力する演算処理部709とを備え、演算処理部709には、第1、第2の入力I/F 301, 304から出力された各系統の画像データに対応した画像処理を並列的に実行する演算器714と、演算器714での演算実行を制御し、演算器714での各系統の画像データに対する画像処理の実行順を使用頻度などの前記系統別の優先度に対応して変更制御自在な統括制御部307を備える。



(2)

## 【特許請求の範囲】

【請求項 1】 異なる複数系統の画像データが個別に入出力され各系統の画像データの入出力を制御する入出力制御手段と、前記入力された系統別の画像データに対応する所定の画像処理を実施する演算処理手段を備えた画像処理装置において、

前記演算処理手段は、前記系統の数より少ない演算器と、該演算器での演算実行を制御し前記複数の入出力制御手段の選択切替えをおこなう統括制御手段と、を備え、

前記統括制御手段が、前記演算器に演算を実行させる際に、前記各系統別に実施する画像処理の優先度を自動的に設定変更し、該優先度に基づいて前記入出力制御手段を選択し切替えるように制御することを特徴とする画像処理装置。

【請求項 2】 前記入出力制御手段の各系統にはそれぞれ、

入力される画像データを一定量蓄積可能な入力用メモリーと、

前記演算器から出力される画像処理後の画像データを一定量蓄積可能な出力用メモリーと、

前記入力用メモリー、および前記出力用メモリー内の画像データの蓄積量を監視し、前記入力用メモリーの画像データの蓄積量が所定量に達した場合に前記演算器に対して画像データを出し、前記演算器から出力される画像データが前記出力用メモリーに蓄積され、その蓄積量が所定量に達した場合に画像データを外部出力するデータ制御手段と、

を備え、

前記統括制御手段は、前記各系統に設けられた入出力メモリーが画像データの出力を開始する前記所定量を、前記入出力メモリーが画像データを蓄積可能な前記一定量を超えないように制御するとともに、前記入力用メモリーまたは前記出力用メモリーと前記演算器との間でやり取りする画像データの出力順を前記優先度に対応して変更制御自在なことを特徴とする請求項 1 に記載の画像処理装置。

【請求項 3】 前記統括制御手段は、前記入出力制御手段における画像データの入出力制御、および前記演算処理手段における画像データに対する画像処理をそれぞれ実行制御するグローバルプロセッサーと、前記グローバルプロセッサーによる実行制御のための制御プログラムを格納するプログラムメモリーと、を備え、

前記グローバルプロセッサーは、前記各系統別に入出力制御手段での入出力の優先度および／または前記演算処理手段での画像処理の実行の優先度を、前記制御プログラムの処理手順のプログラマブルな変更に基づき可変自在なことを特徴とする請求項 2 に記載の画像処理装置。

【請求項 4】 前記グローバルプロセッサーには、前記

2

各系統の入出力制御手段に入力される画像データに対する画像処理の実行順の優先度を設定保持可能な優先順位切り替え手段を有し、

該優先順位切り替え手段に設定された優先度にしたがって、制御プログラムの処理手順をプログラマブルに変更させることを特徴とする請求項 3 に記載の画像処理装置。

【請求項 5】 前記演算処理手段に設けられる演算器は、画像データの入力順に各系統別の画像処理を順次実行する順次実行型のプロセッサーで構成されることを特徴とする請求項 1～4 のいずれか一つに記載の画像処理装置。

【請求項 6】 前記演算処理手段に設けられる演算器は、 SIMD (Single Instruction stream Multiple Data stream) 型プロセッサーにより構成されることを特徴とする請求項 1～4 のいずれか一つに記載の画像処理装置。

【請求項 7】 前記優先順位切り替え手段に設定される優先度を設定する優先順位切り替え設定生成手段を備え、

前記優先順位切り替え設定生成手段は、各系統の優先度を時間的に切り替える優先期間を設定して優先順位切り替え手段に送り出し、

前記優先順位切り替え手段は、前記各系統に設定された優先期間に基づき、優先期間中に該当する系統に対する前記入出力制御手段での画像データの入出力制御および／または前記演算処理手段での画像処理実行を優先させることを特徴とする請求項 4 に記載の画像処理装置。

【請求項 8】 前記優先順位切り替え設定生成手段は、一定周期のカウント値の時間情報を生成する周期カウント手段と、

前記周期カウント手段が出力する一定周期のカウント値を前記各系統別に設定した優先度に対応した優先期間をそれぞれ分割して設定出力する優先順位設定選択手段と、

を備えたことを特徴とする請求項 7 に記載の画像処理装置。

【請求項 9】 前記優先順位切り替え設定生成手段は、各系統の画像データの入力頻度に応じて各系統の優先期間をそれぞれ演算し設定出力する使用頻度測定手段を備えたことを特徴とする請求項 7、8 のいずれか一つに記載の画像処理装置。

【請求項 10】 前記使用頻度測定手段は、各系統別に前回入力された画像データの入力回数に対して所定の重み付けを設定して各系統の優先期間をそれぞれ演算し設定出力する請求項 9 に記載の画像処理装置。

【請求項 11】 画像データを読み取る画像読み取り手段、画像メモリーを制御して画像データの書き込み／読み出しをおこなう画像メモリー制御手段および前記各手段間のデータのやり取りを制御する画像データ制御手段を前記

10

20

30

40

40

50

(3)

3

記入出力制御手段の入力手段に接続し、前記演算処理手段を、前記画像メモリー制御手段および／または画像データを転写紙などに書き込む画像書込手段に接続し、前記演算処理手段は、前記画像読み取り手段により読み取られ、前記画像データ制御手段を介して入力される第1の画像データおよび前記画像メモリー制御手段により読み出された第2の画像データを受信し、該第1、第2の画像データに対して前記優先度に基づく画像処理を実行し。

前記第1の画像データおよび／または前記第2の画像データおよび／または前記第3の画像データを前記画像データ制御手段を介して前記画像メモリー制御手段へおよび／または前記画像書込手段へ送信することを特徴とする請求項1～10のいずれか一つに記載の画像処理装置。

【請求項12】 前記統括制御手段は、前記演算器での各系統のうちの一方の系統の処理が終了するまで待つことなく、両方の処理を時分割で切り替えることで並列処理をすることを特徴とする請求項1～11のいずれか一つに記載の画像処理装置。

【請求項13】 前記系統別の優先度については、過去の系統別入力回数に基づいて変更することを特徴とする請求項1～12のいずれか一つに記載の画像処理装置。

【請求項14】 異なる複数系統の画像データが個別に入出力され各系統の画像データを制御する入出力制御手段を備え、前記入力された系統別の画像データに対応する所定の画像処理を実施する画像処理装置の画像処理方法において、

前記各系統別に実施する画像処理の優先度を自動的に設定変更し、当該優先度に基づいて前記入出力制御手段を選択し切替えることを特徴とする画像処理方法。

【請求項15】 前記画像処理の実行順として、各系統の画像データの入力受け付け順および／または各系統別の画像処理の実行順を含み、これらの実行順を優先度に対応して変更制御自在なことを特徴とする請求項14に記載の画像処理方法。

【請求項16】 前記画像処理は、画像データの入力順に各系統別の画像処理を順次実行する順次実行型の單一の演算器により実行されるものであり、

前記設定された優先度にしたがい、前記演算器に対する各系統の画像データの入力制御および／または画像処理の演算を順次実行させる工程を含むことを特徴とする請求項14、15のいずれか一つに記載の画像処理方法。

【請求項17】 前記優先度として、一定周期を各系統の優先度に応じた所定期間にそれぞれ分割した優先期間として設定する工程と、

前記優先期間中、該当する系統に対する画像データの入出力制御および／または画像処理実行を優先させる工程と、

(3)

4

を含むことを特徴とする請求項16に記載の画像処理方法。

【請求項18】 前記優先度は、各系統の画像データの入力頻度に応じて各系統の優先期間をそれぞれ演算し設定する工程を含むことを特徴とする請求項14～17のいずれか一つに記載の画像処理方法。

【請求項19】 前記各系統の画像データの入力頻度は、各系統別に前回入力された画像データの入力回数に対して所定の重み付けを設定して得る工程を含むことを特徴とする請求項18に記載の画像処理方法。

【請求項20】 画像データの読み取り処理、蓄積処理、送受信処理など、複数系統の処理ユニットから出力される画像データを画像処理ユニットで受信する入力工程と、前記各処理ユニットから受信した画像データに各系統別の所定の画像（加工編集）処理を実行する画像処理工程と、

前記画像処理工程実行後の画像データを画像処理ユニットから書込処理、蓄積処理、送受信処理など、複数の処理ユニットのうち所定の処理ユニットへ送信する出力工程と、

を有し、

前記画像処理ユニットに対する画像データの入力工程実行時に、複数系統の画像データが同時に入力要求された場合には、前記各系統別に設定された優先度に対応した入力順で各系統の画像データの入力を受け付け、順次系統別に所定の画像処理を実行する工程と、  
を有することを特徴とする請求項14～19のいずれか一つに記載の画像処理方法。

【請求項21】 前記請求項14～20のいずれか一つに記載された方法をコンピュータに実行させることを特徴とするプログラム。

【請求項22】 前記各系統別に設定した優先度を、プログラム処理手順の変更に基づき可変自在なことを特徴とする請求項21に記載のコンピュータに実行させるプログラム。

【請求項23】 一定周期をタイマのカウントにより得る処理手順と、

前記一定周期のカウント値を優先度に応じて前記各系統別の優先期間に分割し各系統の優先期間を示す優先順位

切り替え設定信号を生成出力する処理手順と、  
を備えたことを特徴とする請求項22に記載のコンピュータに実行させるプログラム。

【請求項24】 前記請求項21～23のいずれか一つに記載されたプログラムを記録したことを特徴とするコンピュータ読み取り可能な記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、デジタル画像データに対する画像処理をおこなう、より詳しくは、複写機、ファクシミリ、プリンター、スキャナーなどの機

(4)

5

能を複合したディジタル複合機において、ディジタル画像データに対する画像処理、特に、複数の入力画像を同時に処理、出力する画像処理装置、画像処理方法、およびその方法をコンピュータに実行させるプログラム、並びにそのプログラムを記録したコンピュータ読み取り可能な記録媒体に関する。

【0002】

【従来の技術】従来、アナログ複写機からデジタル化された画像データの処理をおこなうデジタル複写機が登場し、さらに、デジタル複写機が複写機としての機能だけでなく、複写機の機能に加えて、ファクシミリの機能、プリンターの機能、スキャナーの機能などの各機能を複合したデジタル複合機が存在する。

【0003】図22は、従来技術にかかるデジタル複合機のハードウェア構成を示すブロック図である。図22に示すように、デジタル複合機は、読み取りユニット2201、画像処理ユニット2202、ビデオ制御部2203、書き込みユニット2204の一連の各構成部、さらにはメモリー制御ユニット2205およびメモリー・モジュール2206によって形成される複写機を構成する部分（複写機部分）と、マザーボード2211を介して、追加的にファクシミリ制御ユニット2211、2、プリンター制御ユニット2213、スキャナー制御ユニット2214などのユニットが接続されることによって、デジタル複合機としての各機能を実現している。

【0004】したがって、複写機としての機能を実現する複写機部分は、読み取りユニット2201、画像処理ユニット2202、ビデオ制御部2203、書き込みユニット2204の各構成部は、システム・コントローラー2207、RAM2208、ROM2209によって各構成部の一連の動作が制御されているのに対し、ファクシミリ制御ユニット2212、プリンター制御ユニット2213、スキャナー制御ユニット2214などの各ユニットは、複写機における確立された一連の動作の一部を利用することにより各ユニットの機能を実現するものであった。

【0005】換言すると、上記一連の構成部による一つのシステムとして確立している複写機部分にファクシミリ制御ユニット2212、プリンター制御ユニット2213、スキャナー制御ユニット2214をアドオンすることにより、デジタル複合機の機能を実現するものであった。これは、上記一連の構成部をASIC(Application Specific Integrated Circuit)などのハードウェアにより構成することにより、処理速度を重視する（処理の高速化を図る）という背景によるものであった。

【0006】また、読み取り信号の画像処理、メモリーへの画像蓄積、複数機能の並行動作およびそれぞれの画像処理を最適化する『画像処理装置』などが開示されて

6

おり、各種の画像処理を一つの画像処理構成で実行できるものがあった。

【0007】このようなデジタル複写機における一般的な同時並行の画像処理をファクシミリ送信と、プリント出力の例を用いて説明する。一方のファクシミリ送信では、読み取り部で原稿を読み取り、得られたデジタル画像信号を画像処理部にて所定の処理1（ファクシミリ送信用の画像処理など）を施して記録信号を生成し、その記録信号を蓄積可能なメモリー部に一旦保持する。

10 その後、メモリー部を介して、メモリー部を共有するファクシミリ部のアプリケーションに対してデータを転送する動作がおこなわれる。

【0008】他方のプリント出力では、上記の一方のファクシミリ送信の操作、処理に並行して同時に、前記読み取り部などからあらかじめ入力され、メモリー部に保持されていた記録信号を所定の処理2（プリント出力用の画像処理など）を施して、レーザ素子を光変調させて、原稿画像に対応した潜像を感光体上に形成させる印刷出力部へ転送する。このように異なる複数系統の処理

20 1、処理2は、各々に対応した処理ユニットが個々の処理動作を実行することにより、並行動作をおこなうようになっている。

【0009】

【発明が解決しようとする課題】しかしながら、上記従来技術におけるデジタル複合機においては、上述のとおり複写機部分が一つのシステムとして確立していることから、ファクシミリ制御ユニット2212、プリンター制御ユニット2213、スキャナー制御ユニット2214など、上記複写機部分に接続されたユニットについては、各機能を実現するために複写機部分とは別個にそれぞれ独立してシステムを構築しなければならないという問題点があった。

【0010】したがって、各制御ユニットの機能を実現するために必要なメモリー・モジュール2206は各ユニットがそれぞれ備えるように構成しなければならない。そのため、各ユニットが複写機部分の備えているメモリー・モジュール2206を有効に活用できないばかりか、各ユニットごとに重複したメモリー・モジュール2206を備えることによる装置全体としてのサイズの増大化、コストの増大化を招いてしまうという問題点があった。

【0011】特に、従来のデジタル複合機においてプリント出力とファクシミリ送信や、プリント出力とスキャナー読み取りなどの2つの画像処理を同時に受け付け並行した画像処理を実行させるには、個別な2つの処理ユニットを配置してこれらの同時並行動作で実現させていたため、同一な2つの処理ユニットが必要となり、装置全体としてのサイズの増大化、コストの増大化を招いてしまうという問題点があった。

50 【0012】この問題を解消するために、異なる系統の

(5)

7

2つの画像に対する並行動作を单一の処理ユニット（演算器）で実行することが考えられるが、単純に单一の演算器で並行動作を実行させるには、演算器に高性能なものが必要となり、周辺部も含めて処理ユニットの規模を拡大しなければならず、上記同様にコスト増大などの問題が生じることになる。また、個々の処理を单一の処理ユニットで実行させた場合には、実行可能な処理が限定されたり、実行処理待ちの系統が生じるおそれがあった。

【0013】たとえば、デジタル複合機が提供するコピー機能、スキャナー機能、ファクシミリ機能のうち任意の2つの機能を同時並行処理させることが考えられる。一般的にはデジタル複合機に限らないが、スキャナー機能およびファクシミリ機能に比してコピー機能の方が使用頻度が高く、また、使用時間も長いことが多い。

【0014】したがって、上記デジタル複合機では、第1にコピー機能の性能の維持が必要であり、コピー機能の使用時に複合してスキャナー機能、あるいはファクシミリ機能を使用した際であっても、コピー機能の性能の低下は避けなければならない。しかし、複数の各機能の同時並行処理を单一の処理ユニットで実行させた場合には、コピー機能の処理効率が低下するおそれが生じる。

【0015】従来のデジタル複合機は、各機能の複合化を図ろうとした際に上記システムの内容全般にわたり変更するという作業が必要となった。また、デジタル複合機を利用する利用者に対しても、同時並行処理時に性能低下が生じると操作性および信頼性の低下につながるため、この解決が必要である。

【0016】また、従来のデジタル複写機では、パネルなどから、コピー優先モード、ファクシミリ優先モードなどを選択することで、優先度に応じて画像処理の実行順を変更することはできたが、自動的には変更できず、さらに一旦動作が開始されると途中で優先度を変更することはできなかった。

【0017】すなわち、コピー動作と同時に処理をする場合、たとえばファクシミリなどはコピーが終了するまで処理を待つ必要があり、状況が変化してもユーザーがモードを変更しない限り、処理をする系統別の優先度は変更されず、処理の効率や性能が悪くなる場合が生じるという問題点があった。

【0018】さらに、前記系統別の優先度について、過去の系統別入力回数に基づいて変更することができず過去のデータに基づいてより効率的な優先度の変更が困難であった。

【0019】以上のように、従来のデジタル複合機にあっては、モジュールなどの共有化、ユニットごとの交換による機能向上、複数機能の分割、同時並行処理の性能向上など、システムにおける各資源の有効活用を図る

8

という点で最適な制御構成が構築されていないという問題点があった。

【0020】なお、複数の画像データを時分割で処理するためのデータの処理順序を制御する技術は、コンピュータのTSS (Time Sharing System) すなわち、複数の端末からの処理要求に対し、それを受けるコンピュータは処理時間を非常に短い時間単位に区切り、優先順位を勘案しつつ、その単位ごとに順次処理をおこなうことで、複数のユーザーが同時に1台の

10 コンピュータを対話型処理で使用できるシステムでおこなわれていた。

【0021】しかし、上記コンピュータのTSS を用いてデータの処理順序を制御する技術は、デジタル複合機などの画像処理装置において、各系統別（コピー、ファクシミリ、プリンター、スキャナーなど）の処理をおこなうための技術ではなかった。

【0022】この発明は、上述した従来技術による問題点を解消するため、系統別処理の優先度を自由に設定変更可能であり、複数の異なる優先度を持つ入力画像に対する画像処理動作を、処理効率や性能の低下を感じさせずに、单一の処理ユニットで同時並行して円滑に実行処理できる画像処理装置、画像処理方法、およびその方法をコンピュータに実行させるプログラム、およびそのプログラムを記録したコンピュータ読み取り可能な記録媒体を提供することを目的とする。

【0023】

【課題を解決するための手段】 上述した課題を解決し、目的を達成するため、請求項1の発明にかかる画像処理装置は、異なる複数系統の画像データが個別に入出力され各系統の画像データの入出力を制御する入出力制御手段と、前記入力された系統別の画像データに対応する所定の画像処理を実施する演算処理手段を備えた画像処理装置において、前記演算処理手段は、前記系統の数より少ない演算器と、該演算器での演算実行を制御し前記複数の入出力制御手段の選択切替えをおこなう統括制御手段とを備え、前記統括制御手段が、前記演算器に演算を実行させる際に、前記各系統別に実施する画像処理の優先度を自動的に設定変更し、該優先度に基づいて前記入出力制御手段を選択し切替えるように制御することを特徴とする。

【0024】この請求項1の発明によれば、異なる複数系統の画像データに対する画像処理を系統別の優先度を有して並列実行可能であり、優先度に対応して画像処理の処理順を変更できるため、優先度に応じて、複数の入力画像に対する画像処理動作を画像処理の数より少ない数（たとえば单一）の演算器で画像処理を実行できる。

【0025】また、系統別処理の優先度を自動で設定変更できるため、デジタル複合機の動作状況に合致した画像処理動作をおこなうことができ、複数の画像処理を同時に処理すべき場合にも、処理効率や性能の低下を感

50

(6)

9

じさせずに実行処理することができる。

【0026】また、請求項2の発明にかかる画像処理装置は、請求項1に記載の発明において、前記入出力制御手段の各系統にはそれぞれ、入力される画像データを一定量蓄積可能な入力用メモリーと、前記演算器から出力される画像処理後の画像データを一定量蓄積可能な出力用メモリーと、前記入力用メモリー、および前記出力用メモリー内の画像データの蓄積量を監視し、前記入力用メモリーの画像データの蓄積量が所定量に達した場合に前記演算器に対して画像データを出し、前記演算器から出力される画像データが前記出力用メモリーに蓄積され、その蓄積量が所定量に達した場合に画像データを外部出力するデータ制御手段と、を備え、前記統括制御手段が、前記各系統に設けられた入出力用メモリーが画像データの出力を開始する前記所定量を、前記入出力用メモリーが画像データを蓄積可能な前記一定量を超えないように制御するとともに、前記入力用メモリーまたは前記出力用メモリーと前記演算器との間でやり取りする画像データの出力順を前記優先度に対応して変更制御自在なことを特徴とする。

【0027】この請求項2の発明によれば、画像処理前に配置された入力用メモリーおよび出力用メモリーを有効に活用して各系統の画像データを格納し、データ制御手段と統括制御手段により、入出力用メモリーから演算器に対する画像データの出力順を、優先度に対応して変更制御自在であるため、異なる複数系統の画像データに対する画像処理を並列的に実行可能となり、演算器での画像処理の効率化を図ることができる。

【0028】また、請求項3の発明にかかる画像処理装置は、請求項2に記載の発明において、前記統括制御手段は、前記入出力制御手段における画像データの入出力制御、および前記演算処理手段における画像データに対する画像処理をそれぞれ実行制御するグローバルプロセッサーと、前記グローバルプロセッサーによる実行制御のための制御プログラムを格納するプログラムメモリーと、を備え、前記グローバルプロセッサーは、前記各系統別に入出力制御手段での入出力の優先度および／または前記演算処理手段での画像処理実行の優先度を、前記制御プログラムの処理手順のプログラマブルな変更に基づき可変自在なことを特徴とする。

【0029】この請求項3の発明によれば、異なる系統の入出力制御および演算処理を優先度に応じたプログラマブルな変更により容易に可変できる。

【0030】また、請求項4の発明にかかる画像処理装置は、請求項3に記載の発明において、前記グローバルプロセッサーに、前記各系統の入出力制御手段に入力される画像データに対する画像処理の実行順の優先度を設定保持可能な優先順位切り替え手段を有し、該優先順位切り替え手段に設定された優先度にしたがって、制御プログラムの処理手順をプログラマブルに変更させること

(6)

10

を特徴とする。

【0031】この請求項4の発明によれば、優先度を系統別に設定保持して各系統の画像処理を円滑に実行できる。また、優先度の変更をプログラマブルに容易に変更できるようになる。

10

【0032】また、請求項5の発明にかかる画像処理装置は、請求項1～4のいずれか一つに記載の発明において、前記演算処理手段に設けられる演算器は、画像データの入力順に各系統別の画像処理を順次実行する順次実行型のプロセッサーで構成されることを特徴とする。

【0033】この請求項5の発明によれば、画像処理を実行する演算器が安価な順次実行型のプロセッサーであっても、複数系統の画像データを効率よく並列処理でき、低コスト化を図ることができるようになる。

20

【0034】また、請求項6の発明にかかる画像処理装置は、請求項1～4のいずれか一つに記載の発明において、前記演算処理手段に設けられる演算器は、 SIMD型プロセッサーにより構成されることを特徴とする。

20

【0035】この請求項6の発明によれば、SIMD型プロセッサーの高速な演算により、画像処理の実行速度の高速化が図れるようになる。

30

【0036】また、請求項7の発明にかかる画像処理装置は、請求項4に記載の発明において、前記優先順位切り替え手段に設定される優先度を設定する優先順位切り替え設定生成手段を備え、前記優先順位切り替え設定生成手段が、各系統の優先度を時間的に切り替える優先期間を設定して優先順位切り替え手段に送出し、前記優先順位切り替え手段が、前記各系統に設定された優先期間に基づき、優先期間中に該当する系統に対する前記入出力制御手段での画像データの入出力制御および／または前記演算処理手段での画像処理実行を優先させることを特徴とする。

【0037】この請求項7の発明によれば、各系統の優先度を時間的な優先期間の設定に基づき切り替えることができ、優先期間に該当するか否かの簡単な処理で各系統別の画像処理を実行できるようになる。

40

【0038】また、請求項8の発明にかかる画像処理装置は、請求項7に記載の発明において、前記優先順位切り替え設定生成手段は、一定周期のカウント値の時間情報を生成する周期カウント手段と、前記周期カウント手段が出力する一定周期のカウント値を前記各系統別に設定した優先度に対応した優先期間をそれぞれ分割して設定出力する優先順位設定選択手段を備えたことを特徴とする。

【0039】この請求項8の発明によれば、カウンタなどを用いて各系統の優先期間を容易に分割設定できるようになり、構成の簡素化を図ることができる。

50

【0040】また、請求項9の発明にかかる画像処理装置は、請求項7、8のいずれか一つに記載の発明において、前記優先順位切り替え設定生成手段は、各系統の画

(7)

11

像データの入力頻度に応じて各系統の優先期間をそれぞれ演算し設定出力する使用頻度測定手段を備えたことを特徴とする。

【0041】この請求項9の発明によれば、各系統の画像データの入力頻度に基づき、優先期間を自動設定できるようになり、各系統別の画像処理の実際の使用頻度に適応した優先度を設定できるようになる。

【0042】また、請求項10の発明にかかる画像処理装置は、請求項9に記載の発明において、前記使用頻度測定手段は、各系統別に前回入力された画像データの入力回数に対して所定の重み付けを設定して各系統の優先期間をそれぞれ演算し設定出力をすることを特徴とする。

【0043】この請求項10の発明によれば、各系統別に前回入力された画像データの入力回数に対して所定の重み付けを設定して各系統の優先期間をそれぞれ設定出力することができるようになり、重み付けの設定により前回の入力に重みを付けて新しい入力に対する使用頻度への反映速度を遅くすることができるなど、使用状況に応じた優先度の設定変更が可能となる。

【0044】また、請求項11の発明にかかる画像処理装置は、請求項1～10のいずれか一つに記載の発明において、画像データを読み取る画像読取手段、画像メモリーを制御して画像データの書き込み／読み出しをおこなう画像メモリー制御手段および前記各手段間のデータのやり取りを制御する画像データ制御手段を前記入出力制御手段の入力手段に接続し、前記演算処理手段を、前記画像メモリー制御手段および／または画像データを転写紙などに書き込む画像書込手段に接続し、前記演算処理手段が、前記画像読取手段により読み取られ、前記画像データ制御手段を介して入力される第1の画像データおよび前記画像メモリー制御手段により読み出された第2の画像データを受信し、該第1、第2の画像データに対して前記優先度に基づく画像処理を実行し、前記第1の画像データおよび／または前記第2の画像データおよび／または前記第3の画像データを前記画像データ制御手段を介して前記画像メモリー制御手段へおよび／または前記画像書込手段へ送信することを特徴とする。

【0045】この請求項11の発明によれば、2系統の異なる画像データに対する画像処理の効率化が図れ、画像データの読み取り、書き込み／読み出し、転写紙への書き込みを組み合わせた並列処理を円滑に実行できるようになる。

【0046】また、請求項12に記載の発明にかかる画像処理装置は、請求項1～11のいずれか一つに記載の発明において、前記統括制御手段が、前記演算器での各系統のうちの一方の系統の処理が終了するまで待つことなく、両方の処理を時分割で切り替えることで並列処理をすることを特徴とする。

【0047】この請求項12に記載の発明によれば、一方の系統の処理が終了するまで待つことなく、両方の処

(7)

12

理を時分割で切り替えて並列的に処理することで、系統別（たとえば複写機とファクシミリ）の優先度に応じて画像処理の実行順を変更することができる。

【0048】また、複数の画像処理を同時に処理すべき場合にも、処理効率や性能の低下を感じさせずに実行処理をおこなうことができる。

【0049】また、請求項13に記載の発明にかかる画像処理装置は、請求項1～12のいずれか一つに記載の発明において、前記系統別の優先度について、過去の系統別入力回数に基づいて変更することを特徴とする。

【0050】この請求項13に記載の発明によれば、過去のデータに基づいてより効率的な優先度の変更が可能となる。

【0051】また、複数の画像処理を同時に処理すべき場合にも、処理効率や性能の低下を感じさせずに実行処理をおこなうことができる。

【0052】また、請求項14の発明にかかる画像処理方法は、異なる複数系統の画像データが個別に入出力され各系統の画像データを制御する入出力制御手段を備え、前記入力された系統別の画像データに対応する所定の画像処理を実施する画像処理装置の画像処理方法において、前記各系統別に実施する画像処理の優先度を自動的に設定変更し、当該優先度に基づいて前記入出力制御手段を選択し切替えることを特徴とする。

【0053】この請求項14の発明によれば、各系統別の優先度に基づき、画像データの同時入力時であっても画像処理の実行順を定めて画像処理の効率化を図れる、優先度の変更にしたがい画像処理の実行順を容易に変更が可能となる。

【0054】また、請求項15の発明にかかる画像処理方法は、請求項14に記載の発明において、前記画像処理の実行順として、各系統の画像データの入力受け付け順および／または各系統別の画像処理の実行順を含み、これらの実行順を優先度に対応して変更制御自在なことを特徴とする。

【0055】この請求項15の発明によれば、設定された優先度に基づき各系統の入力受け付け順と画像処理の実行順を制御して画像処理パフォーマンスの最適化を図ることができる。

【0056】また、請求項16の発明にかかる画像処理方法は、請求項14、15のいずれか一つに記載の発明において、前記画像処理は、画像データの入力順に各系統別の画像処理を順次実行する順次実行型の单一の演算器により実行されるものであり、前記設定された優先度にしたがい、前記演算器に対する各系統の画像データの入力制御および／または画像処理の演算を順次実行させる工程を含むことを特徴とする。

【0057】この請求項16の発明によれば、順次実行型の单一の演算器を用いつつ各系統の画像処理を並列処理できるようになり、画像処理の効率化および低コスト

(8)

13

化を同時に図れるようになる。

【0058】また、請求項17の発明にかかる画像処理方法は、請求項16に記載の発明において、前記優先度として、一定周期を各系統の優先度に応じた所定期間にそれぞれ分割した優先期間として設定する工程と、前記優先期間中、該当する系統に対する画像データの入出力制御および／または画像処理実行を優先させる工程と、を含むことを特徴とする。

【0059】この請求項17の発明によれば、各系統の優先度を時間的な優先期間の設定に基づき切り替えることができ、優先期間に該当するか否かの簡単な処理で各系統別の画像処理を実行できるようになる。また、各系統の優先期間を容易に分割設定でき、構成の簡素化を図ることができる。

【0060】また、請求項18の発明にかかる画像処理方法は、請求項14～17のいずれか一つに記載の発明において、前記優先度は、各系統の画像データの入力頻度に応じて各系統の優先期間をそれぞれ演算し設定する工程を含むことを特徴とする。

【0061】この請求項18の発明によれば、各系統の画像データの入力頻度に基づき、優先期間を自動設定できるようになり、各系統別の画像処理の実際の使用頻度に適応した優先度を設定できるようになる。

【0062】また、請求項19の発明にかかる画像処理方法は、請求項18に記載の発明において、前記各系統の画像データの入力頻度は、各系統別に前回入力された画像データの入力回数に対して所定の重み付けを設定して得る工程を含むことを特徴とする。

【0063】この請求項19の発明によれば、各系統別に前回入力された画像データの入力回数に対して所定の重み付けを設定して各系統の優先期間をそれぞれ設定出力することができるようになり、重み付けの設定により前回の入力に重みを付けて新しい入力に対する使用頻度への反映速度を遅くすることができるなど、使用状況に応じた優先度の設定変更が可能となる。

【0064】また、請求項20の発明にかかる画像処理方法は、請求項14～19のいずれか一つに記載の発明において、画像データの読み取り処理、蓄積処理、送受信処理など、複数系統の処理ユニットから出力される画像データを画像処理ユニットで受信する入力工程と、前記各処理ユニットから受信した画像データに各系統別の所定の画像（加工編集）処理を実行する画像処理工程と、前記画像処理工程実行後の画像データを画像処理ユニットから書き込み処理、蓄積処理、送受信処理など、複数の処理ユニットのうち所定の処理ユニットへ送信する出力工程を有し、前記画像処理ユニットに対する画像データの入力工程実行時に、複数系統の画像データが同時に入力要求された場合には、前記各系統別に設定された優先度に対応した入力順で各系統の画像データの入力を受け付け、順次系統別に所定の画像処理を実行する工程と、を

14

有することを特徴とする。

【0065】この請求項20の発明によれば、複数の処理ユニットから出力される複数系統の異なる画像データの入力、画像処理、出力の効率化が図れ、複数系統の画像データの並列処理を円滑に実行でき画像データの処理パフォーマンスの最適化を図ることができる。

【0066】また、請求項21の発明にかかるコンピュータに実行させるプログラムは、前記請求項14～20のいずれか一つに記載された方法をコンピュータに実行させることを特徴とする。

【0067】この請求項21の発明によれば、請求項14～20のいずれか一つに記載された方法をコンピュータに実行させることができ、コンピュータを用いた複数系統の画像データの並列処理パフォーマンスの向上が図れるようになる。

【0068】また、請求項22の発明にかかるコンピュータに実行させるプログラムは、請求項21に記載のプログラムにおいて、各系統別に設定した優先度を、プログラム処理手順の変更に基づき可変自在なことを特徴とする。

【0069】この請求項22の発明によれば、各系統の優先度を容易に変更でき、各系統の画像データの処理パフォーマンスの向上を図ることができる。

【0070】また、請求項23の発明にかかるコンピュータに実行させるプログラムは、前記請求項22に記載のプログラムにおいて、一定周期をタイマのカウントにより得る処理手順と、前記一定周期のカウント値を優先度に応じて前記各系統別の優先期間に分割し各系統の優先期間を示す優先順位切り替え設定信号を生成出力する処理手順とを備えたことを特徴とする。

【0071】この請求項23の発明によれば、タイマカウントによって各系統の優先期間を容易に分割設定できるようになり、それによって優先度設定の簡素化を図ることができる。

【0072】また、請求項24の発明にかかるコンピュータ読み取り可能な記録媒体は、前記請求項21～23のいずれか一つに記載されたプログラムを記録したことを見徴とする。

【0073】この請求項24の発明にかかる記録媒体は、請求項21～23に記載されたコンピュータに実行させるプログラムを記録することで、そのプログラムをコンピュータ読み取り可能となり、これによって、請求項21～23の動作をコンピュータによって実現することができる。

【0074】

【発明の実施の形態】以下に添付図面を参照して、この発明にかかる画像処理装置、画像処理方法およびその方法をコンピュータに実行させるプログラム、並びにそのプログラムを記録したコンピュータ読み取り可能な記録媒体の好適な実施の形態を詳細に説明する。

50

(9)

15

【0075】まず、本実施の形態にかかる画像処理装置の原理について説明する。図1は、この発明の本実施の形態にかかる画像処理装置の構成を機能的に示すブロック図である。図1において、画像処理装置は、以下に示す5つのユニットを含む構成である。

【0076】上記5つのユニットとは、画像データ制御ユニット100と、画像データを読み取る画像読取ユニット101と、画像を蓄積する画像メモリーを制御して画像データの書き込み／読み出しをおこなう画像メモリー制御ユニット102と、画像データに対し加工編集などの画像処理を施す画像処理ユニット103と、画像データを転写紙などに書き込む画像書込ユニット104と、である。

【0077】上記各ユニットは、画像データ制御ユニット100を中心に、画像読取ユニット101と、画像メモリー制御ユニット102と、画像処理ユニット103と、画像書込ユニット104とがそれぞれ画像データ制御ユニット100に接続されている。

【0078】(画像データ制御ユニット100) 画像データ制御ユニット100によりおこなわれる処理としては以下のようないわゆる。

【0079】たとえば、(1) データのバス転送効率を向上させるためのデータ圧縮処理(一次圧縮)、(2) 一次圧縮データの画像データへの転送処理、(3) 画像合成処理(複数ユニットからの画像データを合成することが可能である。また、データバス上の合成も含む)、(4) 画像シフト処理(主走査および副走査方向の画像のシフト)、(5) 画像領域拡張処理(画像領域を周辺へ任意量だけ拡大することが可能)、(6) 画像変倍処理(たとえば、50%または200%の固定変倍)、(7) パラレルバス・インターフェース処理、(8) シリアルバス・インターフェース処理(後述するプロセス・コントローラ211とのインターフェース)、(9) パラレルデータとシリアルデータのフォーマット変換処理、(10) 画像読取ユニット101とのインターフェース処理、(11) 画像処理ユニット103とのインターフェース処理、などである。

【0080】(画像読取ユニット101) 画像読取ユニット101によりおこなわれる処理としては以下のようないわゆる。

【0081】たとえば、(1) 光学系による原稿反射光の読み取り処理、(2) CCD (Charge Coupled Device: 電荷結合素子)での電気信号への変換処理、(3) A/D変換器でのデジタル化処理、(4) シェーディング補正処理(光源の照度分布ムラを補正する処理)、(5) スキャナーヤ補正処理(読み取り系の濃度特性を補正する処理)、などである。

【0082】(画像メモリー制御ユニット102) 画像メモリー制御ユニット102によりおこなわれる処理としては以下のようないわゆる。

(9)

16

【0083】たとえば、(1) システム・コントローラーとのインターフェース制御処理、(2) パラレルバス制御処理(パラレルバスとのインターフェース制御処理)、(3) ネットワーク制御処理、(4) シリアルバス制御処理(複数の外部シリアルポートの制御処理)、(5) 内部バスインターフェース制御処理(操作部とのコマンド制御処理)、(6) ローカルバス制御処理(システム・コントローラーを起動させるためのROM、RAM、フォントデータのアクセス制御処理)、(7) メモリー・モジュールの動作制御処理(メモリー・モジュールの書き込み／読み出し制御処理など)、(8) メモリー・モジュールへのアクセス制御処理(複数のユニットからのメモリー・アクセス要求の調停をおこなう処理)、(9) データの圧縮／伸張処理(メモリー有効活用のためのデータ量を削減するための処理)、(10) 画像編集処理(メモリー領域のデータクリア、画像データの回転処理、メモリー上での画像合成処理など)、などである。

【0084】(画像処理ユニット103) 画像処理ユニット103によりおこなわれる処理としては以下のようないわゆる。

【0085】たとえば、(1) シェーディング補正処理(光源の照度分布ムラを補正する処理)、(2) スキャナーヤ補正処理(読み取り系の濃度特性を補正する処理)、(3) MTF補正処理、(4) 平滑処理、(5) 主走査方向の任意変倍処理、(6) 濃度変換(ヤ変換処理: 濃度ノッチに対応)、(7) 単純多値化処理、(8) 単純二値化処理、(9) 誤差拡散処理、(10) ディザ処理、(11) ドット配置位相制御処理(右寄りドット、左寄りドット)、(12) 孤立点除去処理、(13) 像域分離処理(色判定、属性判定、適応処理)、(14) 密度変換処理、(15) 画像読取ユニット101、画像メモリー制御ユニット102などから入力される2つの画像データに対する同時並行による画像処理、などである。

【0086】(画像書込ユニット104) 画像書込ユニット104によりおこなわれる処理としては以下のようないわゆる。

【0087】たとえば、(1) エッジ平滑処理(ジャギー補正処理)、(2) ドット再配置のための補正処理、(3) 画像信号のパルス制御処理、(4) パラレルデータとシリアルデータのフォーマット変換処理、などである。

【0088】(デジタル複合機のハードウェア構成) つぎに、本実施の形態にかかる画像処理装置がデジタル複合機を構成する場合のハードウェア構成について説明する。図2は本実施の形態にかかる画像処理装置のハードウェア構成の一例を示すブロック図である。

【0089】図2のブロック図において、本実施の形態にかかる画像処理装置は、読取ユニット201と、セン

(10)

17

サー・ボード・ユニット202と、画像データ制御部203と、画像処理プロセッサー204と、ビデオ・データ制御部205と、作像ユニット(エンジン)206とを備える。また、本実施の形態にかかる画像処理装置は、シリアルバス210を介して、プロセス・コントローラー211と、RAM212と、ROM213とを備える。

【0090】また、本実施の形態にかかる画像処理装置は、パラレルバス220を介して、画像メモリー・アクセス制御部221とファクシミリ制御ユニット224とを備え、さらに、画像メモリー・アクセス制御部221に接続されるメモリー・モジュール222と、システム・コントローラー231と、RAM232と、ROM233と、操作パネル234とを備える。

【0091】ここで、上記各構成部と、図1に示した各ユニット100～104との関係について説明する。すなわち、読み取りユニット201およびセンサー・ボード・ユニット202により、図1に示した画像読み取りユニット101の機能を実現する。また同様に、画像データ制御部203により、画像データ制御ユニット100の機能を実現する。また同様に、画像処理プロセッサー204により画像処理ユニット103の機能を実現する。

【0092】また同様に、ビデオ・データ制御部205、および作像ユニット(エンジン)206により画像書き込みユニット104を実現する。また同様に、画像メモリー・アクセス制御部221およびメモリー・モジュール222により画像メモリー制御ユニット102を実現する。

【0093】つぎに、各構成部の内容について説明する。原稿を光学的に読み取る読み取りユニット201は、ランプとミラーとレンズから構成され、原稿に対するランプ照射の反射光をミラーおよびレンズにより受光素子に集光する。

【0094】受光素子、たとえばCCDは、センサー・ボード・ユニット202に搭載され、CCDにおいて電気信号に変換された画像データはディジタル信号に変換された後、センサー・ボード・ユニット202から出力(送信)される。

【0095】センサー・ボード・ユニット202から出力(送信)された画像データは画像データ制御部203に入力(受信)される。機能デバイス(処理ユニット)およびデータバス間における画像データの伝送は画像データ制御部203がすべて制御する。

【0096】画像データ制御部203は、画像データに関し、センサー・ボード・ユニット202、パラレルバス220、画像処理プロセッサー204間のデータ転送、画像データに対するプロセス・コントローラー211と画像処理装置の全体制御を司るシステム・コントローラー231との間の通信をおこなう。また、RAM212はプロセス・コントローラー211のワークエリア

18

として使用され、ROM213はプロセス・コントローラー211のブートプログラムなどを記憶している。

【0097】センサー・ボード・ユニット202から出力(送信)された画像データは画像データ制御部203を経由して画像処理プロセッサー204に転送(送信)され、光学系およびディジタル信号への量子化にともなう信号劣化(スキャナ系の信号劣化とする)を補正し、再度、画像データ制御部203へ出力(送信)される。

10 【0098】画像メモリー・アクセス制御部221は、メモリー・モジュール222に対する画像データの書き込み/読み出しを制御する。また、パラレルバス220に接続される各構成部の動作を制御する。また、RAM232はシステム・コントローラー231のワークエリアとして使用され、ROM233はシステム・コントローラー231のブートプログラムなどを記憶している。

【0099】操作パネル234は、画像処理装置がおこなうべき処理を入力する。たとえば、処理の種類(複写、ファクシミリ送信、画像読み込み、プリントなど)および処理の枚数などを入力する。これにより、画像データ制御情報の入力をおこなうことができる。

【0100】つぎに、読み取った画像データにはメモリー・モジュール222に蓄積して再利用するジョブと、メモリー・モジュール222に蓄積しないジョブとがあり、それぞれの場合について説明する。メモリー・モジュール222に蓄積する例としては、1枚の原稿について複数枚を複写する場合に、読み取りユニット201を1回だけ動作させ、読み取りユニット201により読み取った画像データをメモリー・モジュール222に蓄積し、蓄積された画像データを複数回読み出すという方法がある。

【0101】メモリー・モジュール222を使わない例としては、1枚の原稿を1枚だけ複写する場合に、読み取り画像データをそのまま再生すればよいので、画像メモリー・アクセス制御部221によるメモリー・モジュール222へのアクセスをおこなう必要はない。

【0102】まず、メモリー・モジュール222を使わない場合、画像処理プロセッサー204から画像データ制御部203へ転送されたデータは、再度画像データ制御部203から画像処理プロセッサー204へ戻される。画像処理プロセッサー204においては、センサー・ボード・ユニット202におけるCCDによる輝度データを面積階調に変換するための画質処理をおこなう。

【0103】画質処理後の画像データは画像処理プロセッサー204からビデオ・データ制御部205に転送される。面積階調に変化された信号に対し、ドット配置に関する後処理およびドットを再現するためのパルス制御をおこない、その後、作像ユニット206において転写紙上に再生画像を形成する。

【0104】つぎに、メモリー・モジュール222に蓄積し画像読み出し時に付加的な処理、たとえば画像方向

(11)

19

の回転、画像の合成などをおこなう場合の画像データの流れについて説明する。画像処理プロセッサー204から画像データ制御部203へ転送された画像データは、画像データ制御部203からパラレルバス220を経由して画像メモリー・アクセス制御部221に送られる。

【0105】ここでは、システム・コントローラー231の制御に基づいて画像データとメモリー・モジュール222のアクセス制御、外部PC(パソコン・コンピュータ)223のプリント用データの展開、メモリー・モジュール222の有効活用のための画像データの圧縮／伸張をおこなう。

【0106】画像メモリー・アクセス制御部221へ送られた画像データは、データ圧縮後メモリー・モジュール222へ蓄積され、蓄積された画像データは必要に応じて読み出される。読み出された画像データは伸張され、本来の画像データに戻し画像メモリー・アクセス制御部221からパラレルバス220を経由して画像データ制御部203へ戻される。

【0107】画像データ制御部203から画像処理プロセッサー204への転送後は画質処理、およびビデオ・データ制御部205でのパルス制御をおこない、作像ユニット206において転写紙上に再生画像を形成する。

【0108】画像データの流れにおいて、パラレルバス220および画像データ制御部203でのバス制御により、ディジタル複合機の機能を実現する。ファクシミリ送信機能は読み取られた画像データを画像処理プロセッサー204にて画像処理を実施し、画像データ制御部203およびパラレルバス220を経由してファクシミリ制御ユニット224へ転送する。ファクシミリ制御ユニット224にて通信網へのデータ変換をおこない、公衆回線(PN)225へファクシミリデータとして送信する。

【0109】一方、受信されたファクシミリデータは、公衆回線(PN)225からの回線データをファクシミリ制御ユニット224にて画像データへ変換され、パラレルバス220および画像データ制御部203を経由して画像処理プロセッサー204へ転送される。この場合、特別な画質処理はおこなわず、ビデオ・データ制御部205においてドット再配置およびパルス制御をおこない、作像ユニット206において転写紙上に再生画像を形成する。

【0110】複数ジョブ、たとえば、コピー機能、ファクシミリ送受信機能、プリンター出力機能が並行に動作する状況において、読み取られた画像データ(第1入力データ)は、センサー・ボード・ユニット202、画像データ制御部203を介して画像処理プロセッサー204へ転送される。この場合、特別な画質処理はおこなわず、ビデオ・データ制御部205においてドット再配置およびパルス制御をおこない、作像ユニット206において転写紙上に再生画像を形成する。

【0111】プロセス・コントローラー211は画像データの流れを制御し、システム・コントローラー231はシステム全体を制御し、各リソースの起動を管理す

る。また、ディジタル複合機の機能選択は操作パネル(操作部)234において選択入力し、コピー機能、ファクシミリ機能などの処理内容を設定する。

【0112】システム・コントローラー231とプロセス・コントローラー211は、パラレルバス220、画像データ制御部203およびシリアルバス210を介して相互に通信をおこなう。具体的には、画像データ制御部203内においてパラレルバス220とシリアルバス210とのデータ・インターフェースのためのデータフォーマット変換をおこなうことにより、システム・コントローラー231とプロセス・コントローラー211間の通信をおこなう。

【0113】(画像処理ユニット103／画像処理プロセッサー204)つぎに、画像処理ユニット103を構成する画像処理プロセッサー204における処理の概要について説明する。図3は本実施の形態にかかる画像処理装置の画像処理プロセッサー204の処理の概要を示すブロック図である。

【0114】図3のブロック図において、画像処理プロセッサー204は、第1入力インターフェース(I/F)301と、スキャナー画像処理部302と、第1出力I/F303と、第2入力I/F304と、画質処理部305と、第2出力I/F306と、統括制御部307を含む構成となっている。

【0115】上記構成において、読み取られた画像データ(第1入力データ)はセンサー・ボード・ユニット202、画像データ制御部203を介して画像処理プロセッサー204の第1入力インターフェース(I/F)301からスキャナー画像処理部302へ伝達される。

【0116】スキャナー画像処理部302は、読み取られた画像データの劣化を補正することを目的とした画像処理を実行する。具体的には、シェーディング補正、スキャナーノイズ補正、MTF補正などをおこなう。補正処理ではないが、拡大／縮小の変倍処理もおこなうことができる。読み取り画像データの補正処理が終了すると、第1出力インターフェース(I/F)303を介して画像データ制御部203へ画像データを転送する。

【0117】転写紙への出力の際は、画像データ制御部203からの画像データを第2入力I/F304より受信し、画質処理部305において面積階調処理をおこなう。画質処理後の画像データは第2出力I/F306を介してビデオ・データ制御部205または画像データ制御部203へ出力される。

【0118】また、第1入力データと異なる画像処理のために読み取られた画像データ(第2入力データ)は、センサー・ボード・ユニット202、画像データ制御部203を介して画像処理プロセッサー204の第2入力インターフェース(I/F)304から画質処理部305へ伝達される。

【0119】画質処理部305における面積階調処理

(12)

21

は、濃度変換処理、ディザ処理、誤差拡散処理などがあり、階調情報の面積近似を主な処理とする。一旦、スキャナー画像処理部302により処理された画像データ

(第1入力データ)をメモリー・モジュール222に蓄積しておけば、画質処理部305でつぎに面積階調処理を実行することもでき、画質処理を変えることによって種々の再生画像を確認することができる。

【0120】たとえば、再生画像の濃度を振って(変更して)みたり、ディザマトリクスの線数を変更してみたりすることにより、再生画像の雰囲気を容易に変更することができる。この際、処理を変更するごとに画像を読み取ユニット201からの読み込みをやり直す必要はない、メモリー・モジュール222から蓄積された画像データを読み出すことにより、同一画像データに対して、何度も異なる処理を迅速に実施することができる。

【0121】また、スキャナー画像処理と階調処理をあわせて実施して、画像データ制御部203へ出力することもできる。このように処理内容は統括制御部307によってプログラマブルに変更することができる。

【0122】統括制御部307は、第1入力I/F301と第2入力I/F304から入力される第1入力データ、第2入力データの入力処理、スキャナー画像処理部302と画質処理部305における画像処理、第1出力I/F303と第2出力I/F306からの画像データの出力をそれぞれ統括制御する(統括制御の詳細については後述する)。この統括制御部307はシリアルI/F308を介して画像データ制御部203との間でデータおよび実行命令を送受信する。

【0123】(画像データ制御ユニット100/画像データ制御部203)つぎに、画像データ制御ユニット100を構成する画像データ制御部203における処理の概要について説明する。図4は本実施の形態にかかる画像処理装置の画像データ制御部203の処理の概要を示すブロック図である。

【0124】図4のブロック図において、画像データ出入力制御部401は、センサー・ボード・ユニット202からの画像データを入力(受信)し、画像処理プロセッサー204に対して画像データを出力(送信)する。すなわち、画像データ出入力制御部401は、画像読み取りユニット101と画像処理ユニット103(画像処理プロセッサー204)とを接続するための構成部であり、画像読み取りユニット101により読み取られた画像データを画像処理ユニット103へ送信するためだけの専用の出入力部であるといえる。

【0125】また、画像データ入力制御部402は、画像処理プロセッサー204でスキャナー画像補正された画像データを入力(受信)する。入力された画像データはパラレルバス220における転送効率を高めるために、データ圧縮部403においてデータ圧縮処理をおこなう。その後、データ変換部404を経由し、パラレル

データI/F405を介してパラレルバス220へ送出される。

【0126】パラレルバス220からパラレルデータI/F405を介して入力される画像データは、バス転送のために圧縮されているため、データ変換部404を経由してデータ伸張部406へ送られ、そこでデータ伸張処理をおこなう。伸張された画像データは画像データ出力制御部407において画像処理プロセッサー204へ転送される。

【0127】また、画像データ制御部203は、パラレルデータとシリアルデータの変換機能も備えている。システム・コントローラ231はパラレルバス220にデータを転送し、プロセス・コントローラ211はシリアルバス210にデータを転送する。画像データ制御部203は2つのコントローラの通信のためにデータ変換をおこなう。

【0128】また、シリアルデータI/Fは、シリアルバス210を介してプロセス・コントローラ211とのデータのやり取りをする第1シリアルデータI/F408と、画像処理プロセッサー204とのデータのやり取りに用いる第2シリアルデータI/F409を備える。画像処理プロセッサー204との間に独立に1系統持つことにより、画像処理プロセッサー204とのインターフェースを円滑化することができる。

【0129】コマンド制御部410は、入力された命令にしたがって、上述した画像データ制御部203内の各構成部および各インターフェースの動作を制御する。

【0130】(画像書き込みユニット104/ビデオ・データ制御部205)つぎに、画像書き込みユニット104の一部を構成するビデオ・データ制御部205における処理の概要について説明する。図5は本実施の形態にかかる画像処理装置のビデオ・データ制御部205の処理の概要を示すブロック図である。

【0131】図5のブロック図において、ビデオ・データ制御部205は、入力される画像データに対して、画像ユニット206の特性に応じて、追加の処理をおこなう。すなわち、エッジ平滑処理部501がエッジ平滑処理によるドットの再配置処理をおこない、パルス制御部502がドット形成のための画像信号のパルス制御をおこない、上記の処理がおこなわれた画像データを作像ユニット206へ出力する。

【0132】画像データの変換とは別に、パラレルデータとシリアルデータのフォーマット変換機能を備え、ビデオ・データ制御部205単体でもシステム・コントローラ231とプロセス・コントローラ211の通信に対応することができる。すなわち、パラレルデータを送受信するパラレルデータI/F503と、シリアルデータを送受信するシリアルデータI/F504と、パラレルデータI/F503およびシリアルデータI/F504により受信されたデータを相互に変換するデータ変

(13)

23

換部505とを備えることにより、両データのフォーマットを変換する。

【0133】(画像メモリー制御ユニット102/画像メモリー・アクセス制御部221)つぎに、画像メモリー制御ユニット102の一部を構成する画像メモリー・アクセス制御部221における処理の概要について説明する。図6は本実施の形態にかかる画像処理装置の画像メモリー・アクセス制御部221の処理の概要を示すブロック図である。

【0134】図6のブロック図において、画像メモリー・アクセス制御部221は、パラレルバス220との画像データのインターフェースを管理し、また、メモリー・モジュール222への画像データのアクセス、すなわち格納(書き込み)/読み出しを制御し、また、主に外部のPC223から入力されるコードデータの画像データへの展開を制御する。

【0135】そのために、画像メモリー・アクセス制御部221は、パラレルデータI/F601と、システム・コントローラーI/F602と、メモリー・アクセス制御部603と、ラインバッファー604と、ビデオ制御部605と、データ圧縮部606と、データ伸張部607と、データ変換部608と、を含む構成である。

【0136】ここで、パラレルデータI/F601は、パラレルバス220との画像データのインターフェースを管理する。また、メモリー・アクセス制御部603は、メモリー・モジュール222への画像データのアクセス、すなわち格納(書き込み)/読み出しを制御する。

【0137】また、入力されたコードデータは、ラインバッファー604において、ローカル領域でのデータの格納をおこなう。ラインバッファー604に格納されたコードデータは、システム・コントローラーI/F602を介して入力されたシステム・コントローラー231からの展開処理命令に基づき、ビデオ制御部605において画像データに展開される。

【0138】展開された画像データもしくはパラレルデータI/F601を介してパラレルバス220から入力された画像データは、メモリー・モジュール222に格納される。この場合、データ変換部608において格納対象となる画像データを選択し、データ圧縮部606においてメモリー使用効率を上げるためにデータ圧縮をおこない、メモリー・アクセス制御部603にてメモリー・モジュール222のアドレスを管理しながらメモリー・モジュール222に画像データを格納(書き込み)する。

【0139】メモリー・モジュール222に格納(蓄積)された画像データの読み出しは、メモリー・アクセス制御部603において読み出し先アドレスを制御し、読み出された画像データをデータ伸張部607において伸張する。伸張された画像データをパラレルバス220

(13)

24

へ転送する場合、パラレルデータI/F601を介してデータ転送をおこなう。

【0140】(画像処理プロセッサー204の内部構成)つぎに、画像処理プロセッサー204の内部構成について説明する。図7は、画像処理プロセッサー204の内部構成を示すブロック図である。同図において、図3を用いて概要を説明した共通の構成部には同一の符号を付してある。

【0141】同図に示すように、第1入力I/F301は、第1入力データの入力を制御する入力制御手段(入力制御手段1)701と、一定データ量の画像を蓄積可能なバッファー用の入力用メモリー(入力1用メモリー)702を有している。同様に、第2入力I/F304は、第2入力データの入力を制御する入力制御手段(入力制御手段2)703と、入力用メモリー(入力2用メモリー)704を有している。

【0142】第1出力I/F303は、画像データの出力(第1出力データ)を制御する出力制御手段(出力制御手段1)705と、一定データ量の画像を蓄積可能なバッファー用の出力用メモリー(出力1用メモリー)706を有している。同様に、第2出力I/F306は、画像データの出力(第2出力データ)を制御する出力制御手段(出力制御手段2)707と、出力用メモリー(出力2用メモリー)708を有している。

【0143】前述したスキャナ画像処理部302、および画質処理部305におけるそれぞれ異なる画像処理の内容は、図7に示す演算処理部709によって実行される。演算処理部709は、第1入力レジスター(入力1レジスター)710、第1出力レジスター(出力1レジスター)711、第2入力レジスター(入力2レジスター)712、第2出力レジスター(出力2レジスター)713、演算器714を有している。

【0144】演算器714は、入力される異なる画像データ(第1入力データ、第2入力データ)に対して異なる画像処理を処理可能に構成されている。

【0145】統括制御部307は、第1入力I/F301、第2入力I/F304、第1出力I/F303、第2出力I/F306における2系統の画像データの入出力制御、および、演算処理部709における画像処理にかかる演算制御をおこなう。この統括制御部307は、グローバルプロセッサー部715、統括制御のための制御プログラムが格納されたプログラムメモリ部716、制御処理時のワークエリアとして用いられるデータメモリ部717を有している。

【0146】グローバルプロセッサー部715は、シリアルI/F308を介して第1、第2入力I/F301、304からの処理要求を監視し、要求に応じてプログラムメモリ部716内の制御プログラムが対応する処理フローを選択して演算器714の演算を制御する。

【0147】画像処理プロセッサー204に対する第1

(14)

25

入力データ（画像データ）は、第1入力 I/F 301 に  
入力される。入力制御手段 701 は、前段（画像データ  
制御部 203）からのライトコントロール信号のライト  
指示により、入力用メモリー 702 に第1入力データ  
(Data 1) をアドレス (Address) 指定と、  
ライトコントロール信号 (R/Wcnt1) の制御で格  
納する。

【0148】第1入力データをバッファ用としての一  
旦入力用メモリー 702 に格納することで、外部の画像  
データ制御部 203 からの画像データの入力速度と、画  
像処理プロセッサー 204 内での画像データの転送速度  
の速度差を吸収した速度変換が可能となる。また、2つ  
の入力データを同時並行処理する場合に、一方の入力デ  
ータをスキャナー画像処理部 302 で画像処理している  
期間、他方の入力データの画像処理の待機が可能とな  
る。

【0149】入力用メモリー 702 内に所定のデータ量  
が格納された場合、入力制御手段 701 は、入力用メモ  
リー 702 より所定の量の入力データを読み出し、スキー  
ナー画像処理部 302 の演算器に転送し、転送終了の  
時点で、統括制御部 307 のグローバルプロセッサー部  
715 に対しての処理要求フラグを立てる。

【0150】入力用メモリー 702 に対するデータのリ  
ードおよびライトのアクセス速度は、入力データの入力  
速度の2倍以上の転送能力を有しており、リード制御と  
ライト制御を時間的に分割しておこなうことで、入力デ  
ータを入力用メモリー 702 に書き込むライト処理と、  
入力用メモリー 702 から読み出し演算器内の入力レジ  
スターへ転送するリード処理を同時におこなうことが可  
能である。

【0151】この画像処理プロセッサー 204 は、第1  
入力 I/F 301 と第2入力 I/F 304 の2つの入力  
手段を有することにより、2系統の入力データの並列入  
力を受け付けて演算処理部 709 への転送が実行可能と  
なっている。

【0152】第1入力 I/F 301 から出力された第1  
入力データは、演算処理部 709 の第1入力レジスター  
710 に格納され、グローバルプロセッサー部 715 の  
制御で、演算器 714 により所定の画像処理が施され、  
その結果が第1出力レジスター 711 に格納される。

【0153】演算処理部 709 内でのデータ転送、演算  
処理の内容は、すべてプログラムメモリー部 716 内に  
格納された制御プログラムに基づき実行される。グロー  
バルプロセッサー部 715 は、プログラムメモリー部 7  
16 内の制御プログラムにしたがい、第1入力レジスター  
710、演算器 714、演算器 714 内での演算処理、第1出  
力レジスター 711 の制御処理を実行する。

【0154】この演算処理部 709 内においても、第1  
入力データに対する第1入力レジスター 710、第1出  
力レジスター 711 と同一な構成が、第2入力データに

(14)

26

対する第2入力レジスター 712 と第2出力レジスター  
713 として設けられている。このように、第1入力デ  
ータ、および第2入力データ用のレジスターを系統別に  
設ける構成によって、2系統の入力データを单一の演算  
器 714 で画像処理可能である。

【0155】上記説明では、第1、第2の入力 I/F 3  
01、304、演算処理部 709 の第1、第2の入力レ  
ジスター 710、712、第1、第2の出力レジスター  
711、713、第1、第2の出力 I/F 303、30  
6 を2系統設ける構成としたが、これらを2系統以上複  
数系統分設けることにより、対応して複数系統の入力デ  
ータを单一の演算器 714 で画像処理可能となる。

【0156】演算器 714 は、単一の構成であるため上  
記2系統の入力データを完全に同一なタイミングで処理  
することはできないが、各系統の入力データに対する画  
像処理を時分割処理することで、複数系統の入力データ  
を受け付けて同時並行による画像処理が可能である。

【0157】また、グローバルプロセッサー部 715  
は、第1入力 I/F 301、第2入力 I/F 304 から  
出力された画像データについて、演算処理部 709 の演  
算器 714 への転送終了を示す処理要求フラグを監視す  
る。グローバルプロセッサー部 715 は、第1入力 I/  
F 301 および第2入力 I/F 304 双方からの処理要  
求に応じて演算器 714 での画像処理を実行するが、処  
理要求フラグの監視回数、頻度、時間、優先度などは、  
プログラムメモリー部 716 の制御プログラムが対応す  
る処理フローを選択して実行する。

【0158】演算処理部 709 の第1出力レジスター 7  
11 に格納された画像処理後の第1出力データ (Data  
1) は、グローバルプロセッサー部 715 からの指示  
により第1出力 I/F 303 の出力制御手段 705 が出  
力用メモリー 706 に格納する。

【0159】出力用メモリー 706 に出力データが格納  
された場合、出力制御手段 705 の制御で、出力用メモ  
リー 706 内のデータをアドレス (Address) 指定と、リードコ  
ントロール信号 (R/Wcnt1) の制御で読み出し、後段（画像データ  
制御部 203）への出力データとして、ライト制御信号に同期して出力す  
る。

【0160】また、この画像処理プロセッサー 204  
は、上記した第1出力 I/F 303 と第2出力 I/F 3  
06 の2つの出力手段を有するため、演算器 714 の画  
像処理結果である2系統の出力データの並列出力を受け  
付けて画像データ制御部 203 に出力が可能である。

【0161】つぎに、第1入力 I/F 301 および第2  
入力 I/F 304 に設けられる入力制御手段 701、7  
03 の構成を説明する。図8は、一方の入力制御手段 7  
01 の内部構成を示すブロック図である。他方の入力制  
御手段 703 については同様の構成であるため説明を省  
略する。

【0162】入力制御手段 701 は、アドレス・データ

(15)

27

制御部805により、前段の入力手段からの第1入力データを入力用メモリー702にライト蓄積する。この際に、そのライトしたデータ量に対応してライト済WORD数レジスター801の値を更新する。

【0163】ライト済WORD数レジスター801の値が、演算処理部709へ転送可能なデータ量を示すリードWORD数レジスター802の値に達した時点で、入力用メモリー702から演算処理部709へのリード転送が可能となる。

【0164】そして、グローバルプロセッサー部715は、入力制御手段701内のリード転送GOフラグ部803に任意の値を書き込むことで、入力用メモリー702から演算処理部709へ、リードWORD数レジスター802の値のデータ量分、入力データの転送がおこなわれ、終了後に転送達成フラグ部804に所定のフラグを書き込む。

【0165】グローバルプロセッサー部715は、転送達成フラグ部804のフラグ状態を監視しており、転送達成時の所定のフラグに応じて演算処理部709での画像処理を開始制御する。

【0166】グローバルプロセッサー部715が実行する入力制御手段701内のリード転送GOフラグ部803、および転送達成フラグ部804に対する各フラグのフラグ書き込み回数、頻度、優先度、時間の制御、および、転送達成フラグ部804にフラグ書き込み後における演算処理部709での画像処理制御は、プログラムメモリー部716内の処理フローに基づく。

【0167】そして、この実施形態では、第1、第2の入力I/F301、304、第1、第2の出力I/F303、306が2系統以上複数系統有し、演算処理部709で同時に2系統以上の入力データを処理可能な構成であるため、複数の入力データの処理要求を受け付けて並列処理が可能である。

【0168】(SIMD型プロセッサーの構成)図9は、演算処理部709として用いることができるSIMD型プロセッサーの概略構成を示す説明図である。SIMD(Single Instruction stream Multiple Data stream)は複数のデータに対し、単一の命令を並列に実行せるもので、複数のPE(プロセッサー・エレメント)より構成される。

【0169】それぞれのPEはデータを格納するレジスター(Register)901、他のPEのレジスターをアクセスするためのマルチブレクサー(MUX)902、バーチャルシフター(Shift Expand)903、論理演算器(ALU)904、論理結果を格納するアキュムレーター(A)905、アキュムレーター905の内容を一時的に退避させるテンポラリー・レジスター(F)906から構成される。

【0170】各レジスター901は、アドレスバスおよ

28

びデータバス(リード線およびワード線)に接続されており、処理を規定する命令コード、処理の対象となるデータを格納する。レジスター901の内容は論理演算器904に入力され、演算処理結果はアキュムレーター905に格納される。結果をPE外部に取り出すために、テンポラリー・レジスター906に一旦退避させる。テンポラリー・レジスター906の内容を取り出すことにより、対象データに対する処理結果が得られる。

【0171】命令コードは各PEに同一内容で与え、処理の対象データをPEごとに異なる状態で与え、隣接PEのレジスター901の内容をマルチブレクサー902において参照することで、演算結果は並列処理され、各アキュムレーター905に出力される。

【0172】たとえば、画像データ1ラインの内容を各画素ごとにPEに配置し、同一の命令コードで演算処理させれば、1画素ずつ逐次処理するよりも短時間で1ライン分の処理結果が得られる。特に、空間フィルター処理、シェーディング補正処理はPEごとの命令コードは演算式そのもので、PEすべてに共通に処理を実施することができる。

【0173】(画像処理プロセッサー204の画像処理の内容)つぎに、画像処理プロセッサー204の演算処理部709が実行する画像処理の例を説明する。図10は、空間フィルターの一例を示す説明図である。MTF補正機能は空間フィルターの構成により実現する。

【0174】図10において、二次元の空間フィルターが、A～Yまでのフィルター係数をともなって構成される場合に、入力画像データに関しては、すべての画像に同一の演算処理でフィルター処理を実施している。たとえば、入力画像データ(i行、j列)を中心にして空間フィルター処理をおこなう場合、それぞれi行、j列の画像に対し、対応する係数との演算処理をおこなう。

(i, j)の画素は係数値Mとの演算を、(i, j+1)の画素は係数値Nとの演算をそれでおこない、フィルターマトリクス内の計算結果が、注目画素(i, j)の処理結果として出力される。

【0175】注目画素が(i, j+1)の場合、(i, j+1)の画素は係数値Nとの演算をおこない、(i, j+2)の画素は係数値Oとの演算をおこない、フィルターマトリクス内の計算結果が、注目画素(i, j+1)の処理結果として出力される。

【0176】入力画像データが異なり、処理のためのパラメーターが共通な処理となっている。この空間フィルター処理において、係数値A～Yの値は固定ではなく、入力画像の特性、所望の画像品質に応じて値は任意に変更できる。また変更できないと画像処理機能の柔軟性が確保できなくなる場合がある。

【0177】演算処理部709での実施は、係数値をプロセス・コントローラ211よりダウンロードし、読み取りユニットの構成が変更になり、読み取り画像劣化

(16)

29

の特性が変更になっても、ロードするデータの内容を変更することでシステムの変更に対応できる。

【0178】図11は、演算処理部709での画像処理の例としてシェーディング補正の概略を示す説明図である。また、図12は、シェーディング・データの概略を示す説明図である。シェーディング補正是照明系の照度分布に基づく反射光特性の不均一性を補正するもので、原稿の読み取りに先立ち濃度が均一な基準白板を読み取り、シェーディング補正のための基準データを生成し、このシェーディング・データに基づき、読み取り画像の読み取り位置に依存する反射分布の正規化をおこなう。

【0179】図12に示すように、シェーディング・データは、原稿読み取り位置nに依存して反射分布が異なる。原稿読み取り位置の端部では均一濃度の白板が暗く読まれる。S<sub>n</sub>は読み取り位置nでの白板読み取り信号レベルを示しており、S<sub>n</sub>が大きいほど明るく読まれたことを示している。

【0180】シェーディング補正是、位置に依存するデータに関して、同一内容の処理を各読み取り画像データに対し実施することでランプの光量分布ムラを補正する。図11に示すSデータは、図12に示す白板読み取りによって生成されたシェーディング・データである。また、図11に示すDデータは、各読み取りラインの読み取り画像データである。また、nは読み取り位置を示す。

【0181】Cデータは、Dデータのシェーディング補正後のデータであり、

【0182】C<sub>n</sub>=A\*(D<sub>n</sub>/S<sub>n</sub>)

【0183】で正規化される。ここで、Aは正規化係数である。

【0184】演算処理部709においては、Sデータをローカル・メモリーに格納し、入力されたDデータに対し対応するD<sub>n</sub>、S<sub>n</sub>間で補正演算をおこなう。

【0185】(演算処理部709の同時並行処理)つぎに、演算処理部709に対する2系統の入力データの並行処理について説明する。この演算処理部709における画像処理は、前述したグローバルプロセッサー部715がプログラムメモリー部716に格納された制御プログラムに基づき実行するものであり、グローバルプロセッサー部715が実行する制御処理を例に説明する。

【0186】以下に説明する演算処理部709の演算器714は、複数系統の入力を同時に受け付け、および処理可能な前記SIMD型プロセッサーなどを用いた構成ではなく、入力データを順次処理する順次処理型プロセッサーを用いた例で説明する。ここで、第1入力データと、第2入力データに対する画像処理の処理要求は異なり、単一の演算器714は、この異なる各処理要求に対応した画像処理の演算をおこなう。

【0187】(2系統入力の順次処理)図13は、本実施の形態にかかる画像処理装置の画像データのデータフ

30

ローの別の例を示す説明図であり、入力順に順次処理する処理内容を示すフローチャートである。グローバルプロセッサー部715は、図13に示す処理内容で第1入力I/F301、第2入力I/F304に設けられた入力制御手段701、703の転送達成フラグ部804の転送達成フラグの監視、演算器714での画像演算処理、リード転送GOフラグ部803のトリガを制御する。

【0188】図13のフローチャートにおいて、グローバルプロセッサー部715は、第1入力データと第2入力データの入力を交互に受け付ける。はじめに、第1入力I/F301の入力制御手段701に対する入力データの転送達成フラグ部804の確認をおこなう(ステップS1301)。確認の結果、転送達成フラグが書き込まれていれば(ステップS1301: Yes)、演算器714にて第1入力データに対応した所定の画像処理の演算を実行(入力1画像処理フロー実行)させる(ステップS1302)。この演算は、プログラムメモリー部716の制御プログラムに記載された該当する処理手順(サブルーチン)に基づいて制御される。

【0189】そして、演算器714での演算終了後、次の第1入力データの入力のためにリード転送GOフラグ部803にトリガを立てる(ステップS1303)。また、ステップS1301で転送達成フラグが立っていない場合においても(ステップS1301: No)、同様にリード転送GOフラグ部803のトリガを立てる(ステップS1303)。

【0190】つぎに、グローバルプロセッサー部715は、入力制御手段703に対する第2入力データの転送達成フラグの確認をおこなう(ステップS1304)。確認の結果、転送達成であれば(ステップS1304: Yes)、演算器714にて第2入力データに対応した画像処理の演算を実行(入力2画像処理フロー実行)させる(ステップS1305)。

【0191】そして、演算器714での演算終了後、次の第2入力データの入力のためにリード転送GOフラグ部803のトリガを立てる(ステップS1306)。また、ステップS1304で転送達成フラグが立っていない場合においても(ステップS1304: No)、同様に、リード転送GOフラグ部803のトリガを立てる(ステップS1306)。この後ステップS1301に復帰する。

【0192】上記の処理を繰り返すことにより、第1、第2の2つの入力データに対して、単一の演算器714で異なる画像処理の演算を施すことが可能となる。そして、上記の処理によれば、グローバルプロセッサー部715は、第1、第2入力データの処理要求をいずれも同一の比率(同一の優先度)で入力順に受け付けて画像処理させる。これにより、第1入力データ、第2入力データの入力速度に応じて入力速度が速い入力データを先に

(17)

31

受け付けて画像処理できるようになる。

【0193】(2系統入力の優先順処理)図14は、本実施の形態にかかる画像処理装置の画像データのデータフローの別の一例を示す説明図であり、入力に優先度を設定した処理内容を示すフローチャートである。同図における優先度は、第1入力I/F301側の優先度の方を高く設定したものである。この優先度の設定、および演算器714での演算処理は、プログラムメモリー部716の制御プログラムに記載された該当する処理手順(サブルーチン)によって制御される。

【0194】図14のフローチャートにおいて、グローバルプロセッサー部715は、第1入力I/F301の入力制御手段701に入力された第1入力データの転送達成フラグ部804のフラグ確認をおこなう(ステップS1401)。確認の結果、転送達成フラグが書き込まれていれば(ステップS1401:Yes)、演算器714にて第1入力データに対して所定の画像処理にしたがった演算(入力1画像処理フロー実行)をおこなう(ステップS1402)。

【0195】そして、演算器714での演算終了後、次の第1入力データの入力のために、入力制御手段701のリード転送GOフラグ部803にトリガを立てる(ステップS1403)。この後、ステップS1401に復帰する。

【0196】ステップS1401にて、第1入力データの転送達成フラグが立っていない場合には(ステップS1401:No)、入力制御手段701のリード転送GOフラグ部803にトリガを立てて(ステップS1404)、つぎに、グローバルプロセッサー部715は、第2入力I/F304の入力制御手段703に入力された第2入力データの転送達成フラグ部804のフラグ確認をおこなう(ステップS1405)。

【0197】確認の結果、転送達成フラグが書き込まれていれば(ステップS1405:Yes)、演算器714にて第2入力データに対し所定の画像処理にしたがった演算(入力2画像処理フロー実行)をおこなう(ステップS1406)。演算器714での演算終了後、次の第2入力データの入力のために、入力制御手段703のリード転送GOフラグ部803にトリガを立てる(ステップS1407)。この後ステップS1401に復帰する。

【0198】一方、ステップS1405において、確認の結果、転送達成フラグが書き込まれていなければ(ステップS1405:No)、次の第2入力データの入力のために、入力制御手段703のリード転送GOフラグ部803にトリガを立てて(ステップS1408)、この後ステップS1401に復帰する。

【0199】上記処理を繰り返すことにより、第1、第2入力データに対して、単一の演算器714で異なる画像処理の演算を施すことが可能となる。また、上記処理

32

によれば、グローバルプロセッサー部715は、第1、第2入力データの処理要求の受け付けについて、常に第1入力データの入力の受け付けを優先させることができる。第2入力データについては、第1入力データがない場合、あるいは第1入力データの処理終了後に受け付ける。したがって、第1入力データ側の画像処理を優先して実行できるようになる。

【0200】上記の説明では、第1入力データ側の画像処理を優先させる処理について説明したが、操作設定などにより、第2入力データ側の画像処理を優先させることもできる。この際、プログラムメモリー部716の制御プログラムに記載された該当する処理手順(サブルーチン)を起動、あるいは設定変更すればよい。

【0201】(2系統入力の優先順位選択型処理)図15は、本実施の形態にかかる画像処理装置の画像データのデータフローの別の一例を示す説明図であり、入力の優先度を選択可能な処理内容を示すフローチャートおよびブロック図である。同図における優先度は、優先順位切り替え部1511の選択設定により第1入力I/F301、あるいは第2入力I/F304のいずれか一方の優先度を高く設定できる。グローバルプロセッサー部715は、図15に示すように、プログラムメモリー部716に格納された制御プログラムに基づき、入力制御手段701、703の転送達成フラグ部804、およびリード転送GOフラグ部803のトリガをそれぞれ監視し、演算器714での演算処理を実行させる。

【0202】グローバルプロセッサー部715は、上記処理に加えて、優先順位切り替え部1511に対して優先順位切り替え信号を制御出力する。これらの監視、優先度選択、および演算器714での演算処理は、プログラムメモリー部716の制御プログラムに記載された該当する処理手順(サブルーチン)によって制御される。

【0203】優先順位切り替え部1511は、グローバルプロセッサー部715外部のデータRAMもしくはレジスターで構成することができ、グローバルプロセッサー部715からの優先順位切り替え信号によりデータリード/ライトが可能な構成である。

【0204】加えて、優先順位切り替え部1511は、外部からのリード/ライトが可能であり、装置外部からの優先順位の切り替え設定も可能である。図示の例では、優先順位切り替え部1511が第1入力データ、第2入力データそれぞれに対応した第1レジスター1512、第2レジスター1513を有し、優先順位切り替え信号により、優先順位が高い一方のレジスターをON、同時に優先順位が低い他方のレジスターをOFFに変更可能である。

【0205】図15のフローチャートにおいて、グローバルプロセッサー部715は、第1入力I/F301の入力制御手段701に入力された第1入力データの転送達成フラグ部804のフラグ確認をおこなう(ステップ50)

(18)

33

S 1501)。確認の結果、転送達成フラグが書き込まれていれば(ステップS 1501: Yes)、演算器714にて第1入力データに対して所定の画像処理にしたがった演算をおこなう(ステップS 1502)。

【0206】そして、演算器714での演算終了後、次の第1入力データの入力のために、入力制御手段701のリード転送GOフラグ部803にトリガを立てる(ステップS 1503)。一方、ステップS 1501でのフラグ確認の結果、転送達成フラグが書き込まれていなければ(ステップS 1501: No)、次の第1入力データの入力のために、入力制御手段701のリード転送GOフラグ部803にトリガを立てた(ステップS 1505)後、第2入力を受け付けるべく、ステップS 1506に移行する。

【0207】つぎに、ステップS 1503の実行後、優先順位設定の確認をおこなう(ステップS 1504)。グローバルプロセッサー部715は、優先順位切り替え部1511の第1レジスター1512の優先順位がONの場合は(ステップS 1504: ON)、つぎに、第1入力データの入力を優先して受け付ける。この場合、ステップS 1501に復帰して第1入力データの入力を受け付けるべく、入力制御手段701の転送達成フラグ部804のフラグ確認に移行する。

【0208】ステップS 1504にて優先順位切り替え部1511の第1レジスター1512の優先順位がOFFの場合は(ステップS 1504: OFF)、つぎに、第2入力データの入力を優先して受け付ける。この場合、第2入力データの入力を受け付けるべく、入力制御手段703の転送達成フラグ部804のフラグ確認を実行する(ステップS 1506)。

【0209】ステップS 1506の処理で転送達成フラグが立っていない場合には(ステップS 1506: No)、第2の入力データの入力のために、入力制御手段703のリード転送GOフラグ部803にトリガを立てた(ステップS 1510)後、ステップS 1501に復帰して第1入力データの受け付けに移行する。

【0210】このステップS 1506で転送達成フラグ部804の転送達成フラグが立っていれば(ステップS 1506: Yes)、演算器714にて第2入力データに対して所定の画像処理にしたがった演算をおこなう(ステップS 1507)。つぎに、第2の入力データの入力のために、入力制御手段703のリード転送GOフラグ部803にトリガを立てる(ステップS 1508)。

【0211】つぎに、ステップS 1508の実行後、優先順位設定の確認をおこなう(ステップS 1509)。グローバルプロセッサー部715は、優先順位切り替え部1511の第2レジスター1513の優先順位がONの場合は(ステップS 1509: ON)、つぎに、第2入力データの入力を優先して受け付ける。

34

【0212】この場合、ステップS 1506に移行して第2入力データの入力を受け付けるべく、入力制御手段703の転送達成フラグ部804のフラグ確認を実行する。ステップS 1509にて優先順位がOFFの場合は(ステップS 1509: OFF)、ステップS 1501に復帰して第1入力データの受け付けに移行する。

【0213】上記処理を繰り返すことにより、第1、第2入力データに対して、単一の演算器714で異なる画像処理の演算を施すことが可能となる。また、上記処理によれば、グローバルプロセッサー部715は、第1、第2入力データの処理要求の受け付けについて、双方の優先度を変更設定することができ、一方の入力データの入力の受け付けを優先させた際に、他方の入力データについては、一方の入力データがない場合、あるいは一方の入力データの処理終了後に受け付ける。したがって、設定変更によって、所望する入力データ側の画像処理を優先して実行できるようになる。

【0214】優先度の変更は、所望する任意の時期におこなうことができ、いずれの時期であっても設定変更後の優先度に基づき、優先度が高い側の入力データの入力を優先して受け付け、画像処理できるようになる。

【0215】(優先順位切り替え設定生成部1601)つぎに、前記優先順位切り替え部1511の優先度変更の具体的構成について説明する。図16は、本実施の形態にかかる画像処理装置の画像データのデータフローの別の一例を示す説明図であり、優先順位切り替え設定にかかる処理の概要を示すフローチャートおよびブロック図である。図16に示す各処理内容は図15と同一であり各処理の説明は同一の符号を附して省略する。

【0216】優先順位切り替え部1511における優先度を設定するための優先順位切り替え信号は、優先順位切り替え設定生成部1601によって設定生成される。この優先順位切り替え設定生成部1601は、グローバルプロセッサー部715の制御、およびプログラムメモリー部716の処理手順(サブルーチン)の実行順を選択する。

【0217】優先順位切り替え設定生成部1601は、設定した時間周期をカウント可能なタイマ部1602を有する。このタイマ部1602は、周期カウント部1603による時間単位の周期カウンタ値を優先順位設定選択部1604へ逐次転送するよう構成されている。

【0218】優先順位設定選択部1604は、第1、第2の入力データに対する処理時間をそれぞれ設定し、一定時間周期をこれら第1、第2の入力データの処理時間の合計とすることにより、一定時間周期内において第1、第2の入力データに対する入力処理時間を所定比に分割する。そして、優先順位設定選択部1604は、周期カウント値をもとに、前述した優先順位切り替え信号を

50 【0219】

(19)

35

(一方の入力データの優先期間) / (一定時間周期)

【0220】に相当する期間ずつ選択的に発生することにより、優先順位切り替え部1511の第1レジスター1512、第2レジスター1513をそれぞれON/OFF状態に設定する。

【0221】図17は、優先順位切り替え設定生成部1601が生成出力する優先順位切り替え設定信号のタイミングチャートである。図示の例は、一定時間周期を100%としたとき、第1入力データ（入力1）の優先処理時間を70%とし、第2入力データ（入力2）の優先処理時間を30%に設定したものである。タイマ部1602の周期カウント部1603において0~99までの周期で周期カウント値を生成するものとする。

【0222】この場合、優先順位設定選択部1604は、周期カウント値を基に、第1入力データの優先順位切り替え設定信号[0]については、カウント値0~69までアクティブ（H）となり、その後70~99まで非アクティブ（L）となる出力を得る。一方、第2入力データの優先順位切り替え設定信号[1]は、第1入力データに対する反転状態、すなわち、カウント値が0~69までを非アクティブ（L）とし、その後の70~99までをアクティブ（H）となる出力を得る。

【0223】このように、優先順位切り替え設定生成部1601で生成、出力された優先順位切り替え設定信号[1:0]は、優先順位切り替え部1511のデコード部（不図示）でデコードされ、第1レジスター1512、第2レジスター1513をON/OFFいずれかに切り替える。

【0224】上記の例では、第1入力データの優先期間（入力1優先期間）が70%、第2入力データの優先期間（入力2優先期間）が30%であり、グローバルプロセッサー部715は、この比率に基づき、第1入力データに対する入力受け付け、および画像処理を優先させることができる。上記説明した比率設定は、優先順位設定選択部1604によって任意に設定することができる。

【0225】なお、上記の優先期間の比率設定に基づく、第1、第2の入力データに対する優先度は、第1入力I/F301、第2入力I/F304における各入力データの入力受け付け期間に相当する。これに限らず、演算処理部709が第1入力レジスター710、第2入力レジスター712を有し、各入力データをバッファする構成であるため、演算器714における2系統の入力データに対する異なる画像処理の演算処理を並行動作させるための期間にも相当する。

【0226】つぎに、図18は、優先順位切り替え部1511の他の構成例を示す図である。優先順位切り替え部1511に設けられるデコード部1801は、優先順位切り替え設定生成部1601から出力される優先順位切り替え設定信号[1:0]をデコードし、第1のメモリ-1802、第2のメモリ-1803のうち、優先期間

36

に対応してアクティブ（H）な期間中は、該当するいざれか一方のメモリー1802、1803側にスイッチを切り替え状態のまま保持することにより、ON状態にさせる構成にする。

【0227】この際、OFF状態の一方のメモリーは、非アクティブ状態（L）を書き込むに限らず、スイッチOFFによりON状態を解消する（保持データを消失させる）構成としてもよい。このように、デコード部1801によるスイッチ動作で各メモリー1802、1803に優先期間に対応したON/OFF状態を切り替える構成にもできる。

【0228】デコード部1801は、上記の一定時間周期の間、必ずいざれか一方のメモリー1802、1803にスイッチが切り替えられた状態を保持している構成である。したがって、この優先順位切り替え部1511は、優先期間をスイッチの切り替え期間に一致して用いる。

【0229】また、優先順位切り替え部1511は、あらかじめの設定によって、デコード部1801のスイッチをニュートラル状態に保持する構成としてもよい。このニュートラル状態とは、スイッチが第1、第2のメモリー1802、1803のいずれにも切り替えられていない中間位置（図中点線状態）を示す。

【0230】第1、第2のメモリー1802、1803は、このニュートラル状態時には優先期間が初期状態（デフォルト設定）となるよう設定しておく。これにより、スイッチがニュートラル時には、第1入力データと第2入力データの優先時間が同一、すなわち、いずれも一定時間周期を100%として50%ずつの優先期間に設定することができる。同状態によれば、入力データに優先順がなく、入力順に受け付け画像処理する構成である図13に記載した一連の処理を実行できるようになる。

【0231】つぎに、図19は、優先順位切り替え設定生成部1601の他の構成例を示すブロック図である。この図に示す優先順位切り替え設定生成部1601は、第1入力データ、および第2入力データの入力回数に基づき優先順を設定し、優先順に対応した優先期間を有する優先順位切り替え設定信号を優先順位切り替え部1511に出力する構成である。

【0232】優先順位切り替え設定生成部1601には、第1のカウンタ1901、第2のカウンタ1902、優先順位演算部1903を設ける。第1のカウンタ1901は、第1入力I/F301に対する第1入力データの入力回数をカウントする。第2のカウンタ1902は、第2入力I/F304に対する第2入力データの入力回数をカウントする。

【0233】優先順位演算部1903は、これら第1のカウンタ1901、第2のカウンタ1902のカウント値に基づき過去の第1入力データ、第2入力データの入

(20)

37

力頻度を元に優先度を演算し、対応する優先期間を含む優先順位切り替え設定信号を優先順位切り替え部151  
1に出力する。

$$\text{第1入力データの優先度} = (\text{第1入力データの入力回数}) / [(\text{第1入力データの入力回数}) + (\text{第2入力データの入力回数})] \times 100 \dots \text{(演算式1)}$$

【0236】

$$\text{第2入力データの優先度} = (\text{第2入力データの入力回数}) / [(\text{第1入力データの入力回数}) + (\text{第2入力データの入力回数})] \times 100 \dots \text{(演算式2)}$$

【0237】によりそれぞれ求める。

【0238】上記演算により、過去の第1入力データ、第2入力データを合計した入力回数と、この合計の入力回数に対する第1入力データ、第2入力データそれぞれの入力回数の割合(%)を得ることができ、この割合に基づき各系統別の優先期間をそれぞれ設定することができる。このように、過去の系統別の入力回数に基づく優先度を設定することにより、実際の使用状態に適応した優先度を設定できるようになる。

【0239】つぎに、図20は、本実施の形態にかかる画像処理装置の画像データのデータフローの一例を示す説明図であり、優先順位切り替え設定生成部160

1の他の構成例を示すフローチャートおよびブロック図である。この図に示す優先順位切り替え設定生成部1601には、複数の各系統の入力の使用頻度を測定可能な使用頻度測定部2001を有する。使用頻度測定部2001には、各入力の画像処理フロー実行の情報が入力される。図示のように、第1入力データ、第2入力データの画像処理フロー(ステップS1502、ステップS1507)が実行されるごとにアクティブが設定され、その系統の入力の使用状態であることを検出する。

【0240】使用頻度測定部2001は、上記のアクティブが設定されるごとに、入力頻度を測定開始する。その測定処理例を示す。ここで第1入力データ、第2入力データ2の2系統の入力があるとする。

【0241】第1入力データの画像処理フロー(ステップS1502)が実行された場合には、

【0242】第1入力データの入力回数度 = (前回の第1入力データの入力回数度 × 重み係数) + {1 × (1 - 重み係数)}

【0243】同様に、第2入力データの画像処理フロー(ステップS1507)が実行された場合は、

【0244】第2入力データの入力回数度 = (前回の第2入力データの入力回数度 × 重み係数) + {1 × (1 - 重み係数)}

【0245】をそれぞれ演算実行する。

【0246】上記式の重み係数は、前回入力と今回入力の、入力回数への反映度を重み付けできるものであり、0~1の範囲で任意の実数値を設定可能とする。重み係数を大きくすることで、前回の入力に重みを付けることとなり、新しい入力に対する使用頻度への反映速度を遅くすることなどが、可能となる。各系統の入力の入力回

38

\* 【0234】優先順位演算部1903における演算内容は、

\* 【0235】

$$\text{第1入力データの優先度} = (\text{第1入力データの入力回数}) / [(\text{第1入力データの入力回数}) + (\text{第2入力データの入力回数})] \times 100 \dots \text{(演算式1)}$$

数度が求められた後、使用頻度測定部2001は、第1入力データの使用頻度、および第2入力データの使用頻度を前述した演算式1、2に基づきそれぞれ求める。

【0247】これらの演算式1、2を実行することにより、図17に示す一定時間を100とした時間中の第1入力データ、第2入力データの優先処理時間が測定されたことになる。測定された、2つの優先処理時間はタイマ部1602に入力される。タイマ部1602は、前述したように、周期カウント部1603で時間周期をカウントし、その周期カウントからの時間周期カウンタ値をタイマ部1602内の優先順位設定選択部1604へ転送する。

【0248】優先順位設定選択部1604では、複数の入力画像データに対する処理時間を設定することで、一定時間周期を複数の入力画像データの処理時間合計とし、一定時間周期内を複数の入力処理時間の比に分割する。優先順位設定選択部1604は、カウント値をもとに、優先順位切り替え信号を優先順位切り替え部1511に出力して、第1、第2レジスター1512、1513をON/OFF状態に設定する。

【0249】図21は、図20に示した優先順位切り替え設定生成部1601が生成出力する優先順位切り替え設定信号のタイミングチャートである。ここで、第1入力データの優先時間(入力1の優先処理時間)を第1入力データの使用頻度(入力1の使用頻度)=Aとし、第2入力データの優先時間(入力2の優先処理時間)を第2入力データの使用頻度(入力2の使用頻度)=Bとする。タイマ部1602の周期カウント部1603は、0~99までの周期でカウント値を生成するものとする。

【0250】優先順位設定選択部1604は、周期カウント値を基に、第1入力データの優先順位切り替え設定信号は、カウント値0~(A-1)までアクティブとなり、その後、A~(A+B)まで非アクティブとなる出力を得る。もう一方の第2入力データの優先順位切り替え設定信号は、カウンタ値が0~(A-1)までを非アクティブとなり、その後、A~(A+B)までをアクティブとなる出力を得る。

【0251】このように、優先順位切り替え設定生成部1601で生成、出力された優先順位切り替え設定信号[1:0]は、優先順位切り替え部1511のデコード部1801(図18参照)にてデコードされ、第1レジスター1512、第2レジスター1513を第1入力デ

(21)

39

ータ（入力1）の使用頻度A、第2入力データ（入力2）の使用頻度Bの比率に基づき、ON/OFFに切り替える。これにより、グローバルプロセッサー部715は、この比率に基づき、比率の高い系統側の画像データに対する入力受け付け、および画像処理を優先させることができ、かつ2系統の画像データに対する画像処理の並行動作が実現できる。

【0252】本発明の画像処理装置における入力データは、たとえば、前述したように第1入力I/F301に入力される第1入力データがスキャナー画像データであり、第2入力I/F304に入力される第2入力データが面積階調処理用のデータである。

【0253】本発明の画像処理装置は、複数ジョブ、たとえば、コピー機能、ファクシミリ送受信機能、プリンター出力機能を並行に動作する状況において、一般的に使用頻度が高いコピー機能使用時に入力される系統の優先度を高く設定し、他のプリンター出力機能、ファクシミリ送受信機能使用時に入力される系統の優先度を低く設定することができるようになる。これにより、画像処理装置の基本性能を低下させることなく、複数ジョブの実行が可能となる。

【0254】上記説明した実施形態では、入力データが第1入力データと第2入力データの2系統の構成について説明したが、複数系統の入力とすることもできる。この場合、複数の各系統にそれぞれ上記同様の入力I/Fを系統数分設け、演算処理部709には系統数分の入力レジスター、出力レジスターを設ける。そして、優先順位切り替え設定生成部1601は、各系統に対して優先順位切り替え設定信号を生成出力する。

【0255】以上説明したように、本実施の形態にかかる画像処理装置は、複数系統の各画像データに対する画像処理に優先度を持たせたので、優先度順に画像処理を実行させることができ、複数系統の画像データの同時入力時における画像処理のパフォーマンスを向上させることができ、画像処理装置全体の処理効率の向上が可能となる。

【0256】また、本実施の形態にかかる画像処理装置は、演算処理部に対する各系統の画像データをそれぞれメモリーに格納して優先度に応じた入力の受け付け、演算処理を実行するので、画像データの入出力を円滑かつ効率的におこなえ、メモリー制御の入出力デバイスへの適応化が図れる。

【0257】また、優先度は、制御プログラムの処理手順を変更することにより、容易に対応することができる。また、演算処理部の演算器は、順次実行型のプロセッサーを用いて優先度に対応した処理順で並行処理することができる。また、SIMD型プロセッサーを用いてより高速な演算処理を実行することもできる。

【0258】本発明の画像処理装置は、画像読み取りユニットおよび/または画像データ制御ユニットおよび/また

40

は画像メモリー制御ユニットおよび/または画像処理ユニットおよび/または画像書き込みユニットおよび/またはファクシミリ制御ユニットをそれぞれ独立のユニットとして構成したので、MFP、単体スキャナー、単体プリンターなど、データ処理系が似ている機器の作り分けを容易におこなうことができ、低コストで多機能なシステムを構築できる。

【0259】なお、本実施の形態で説明した画像処理方法は、あらかじめ用意されたプログラムをパソコン・コンピュータやワークステーションなどのコンピュータで実行することにより実現することができる。このプログラムは、ハードディスク、フロッピー（登録商標）ディスク、CD-ROM、MO、DVDなどのコンピュータで読み取り可能な記録媒体に記録され、コンピュータによって記録媒体から読み出されることによって実行される。またこのプログラムは、上記記録媒体を介して、インターネットなどのネットワークを介して配布することができる。

【0260】

【発明の効果】以上説明したように、請求項1に記載の発明によれば、異なる複数系統の画像データが個別に入出力され各系統の画像データの入出力を制御する入出力制御手段と、前記入力された系統別の画像データに対応する所定の画像処理を実施する演算処理手段を備えた画像処理装置において、前記演算処理手段は、前記系統の数より少ない演算器と、該演算器での演算実行を制御し前記複数の入出力制御手段の選択切替えをおこなう統括制御手段とを備え、前記統括制御手段が、前記演算器に演算を実行させる際に、前記各系統別に実施する画像処理の優先度を自動的に設定変更し、該優先度に基づいて前記入出力制御手段を選択し切替えるように制御することを特徴とするようにしたので、異なる複数系統の画像データに対する画像処理を系統別の優先度を有して並列実行可能であり、優先度に対応して画像処理の処理順を変更でき、優先度に応じた画像処理を実行することができる画像処理装置が得られるという効果を奏する。

【0261】また、請求項2に記載の発明によれば、請求項1に記載の発明において、前記入出力制御手段の各系統にはそれぞれ、入力される画像データを一定量蓄積可能な入力用メモリーと、前記演算器から出力される画像処理後の画像データを一定量蓄積可能な出力用メモリーと、前記入力用メモリー、および前記出力用メモリー内の画像データの蓄積量を監視し、前記入力用メモリーの画像データの蓄積量が所定量に達した場合に前記演算器に対して画像データを出し、前記演算器から出力される画像データが所定量に達した場合に画像データを外部出力するデータ制御手段を備え、前記統括制御手段が、前記各系統に設けられた入出力メモリーから前記演算器に対する画像データの出力順を前記優先度に対応して変更制御自在としたので、画像処理前後に配置された

(22)

41

入力用メモリーおよび出力用メモリーを有効に活用して各系統の画像データを格納するため、演算器での画像処理の効率化を図ることが可能な画像処理装置が得られるという効果を奏する。

【0262】また、請求項3に記載の発明によれば、請求項2に記載の発明において、前記統括制御手段は、前記入出力制御手段における画像データの入出力制御、および前記演算処理手段における画像データに対する画像処理をそれぞれ実行制御するグローバルプロセッサーと、前記グローバルプロセッサーによる実行制御のための制御プログラムを格納するプログラムメモリーを備え、前記グローバルプロセッサーは、前記各系統別に入出力制御手段での入出力の優先度および／または前記演算処理手段での画像処理実行の優先度を、前記制御プログラムの処理手順のプログラマブルな変更に基づき可変自在としたので、異なる系統の入出力制御および演算処理を優先度に応じたプログラマブルな変更により容易に可変にすることが可能な画像処理装置が得られるという効果を奏する。

【0263】また、請求項4に記載の発明によれば、請求項3に記載の発明において、前記グローバルプロセッサーには、前記各系統の入出力制御手段に入力される画像データに対する画像処理の実行順の優先度を設定保持可能な優先順位切り替え手段を有し、該優先順位切り替え手段に設定された優先度にしたがって、制御プログラムの処理手順をプログラマブルに変更させて、優先度を系統別に設定保持して各系統の画像処理を円滑に実行することが可能な画像処理装置が得られるという効果を奏する。また、優先度の変更をプログラマブルに容易に変更することが可能な画像処理装置が得られるという効果を奏する。

【0264】また、請求項5に記載の発明によれば、請求項1～4のいずれか一つに記載の発明において、前記演算処理手段に設けられる演算器は、画像データの入力順に各系統別の画像処理を順次実行する順次実行型のプロセッサーとしたので、画像処理を実行する演算器が安価な順次実行型のプロセッサーであっても、複数系統の画像データを効率よく並列処理でき、低コスト化を図ることが可能な画像処理装置が得られるという効果を奏する。

【0265】また、請求項6に記載の発明によれば、請求項1～4のいずれか一つに記載の発明において、前記演算処理手段に設けられる演算器は、 SIMD型プロセッサーとしたので、高速な演算により、画像処理の実行速度の高速化を図ることが可能な画像処理装置が得られるという効果を奏する。

【0266】また、請求項7に記載の発明によれば、請求項4に記載の発明において、前記優先順位切り替え手段に設定される優先度を設定する優先順位切り替え設定生成手段を備え、前記優先順位切り替え設定生成手段

10

42

は、各系統の優先度を時間的に切り替える優先期間を設定して優先順位切り替え手段に送出し、前記優先順位切り替え手段は、前記各系統に設定された優先期間に基づき、優先期間中に該当する系統に対する前記入出力制御手段での画像データの入出力制御および／または前記演算処理手段での画像処理実行を優先させるので、各系統の優先度を時間的な優先期間の設定に基づき切り替えることができ、優先期間に該当するか否かの簡単な処理で各系統別の画像処理を実行することが可能な画像処理装置が得られるという効果を奏する。

20

【0267】また、請求項8に記載の発明によれば、請求項7に記載の発明において、前記優先順位切り替え設定生成手段は、一定周期のカウント値の時間情報を生成する周期カウント手段と、前記周期カウント手段が出力する一定周期のカウント値を前記各系統別に設定した優先度に対応した優先期間をそれぞれ分割して設定出力する優先順位設定選択手段を備えたので、カウンタなどを用いて各系統の優先期間を容易に分割設定できるようになり、構成の簡素化を図ることが可能な画像処理装置が得られるという効果を奏する。

30

【0268】また、請求項9に記載の発明によれば、請求項7、8のいずれか一つに記載の発明において、前記優先順位切り替え設定生成手段は、各系統の画像データの入力頻度に応じて各系統の優先期間をそれぞれ演算し設定出力するので、各系統の画像データの入力頻度に基づき、優先期間を自動設定できるようになり、各系統別の画像処理の実際の使用頻度に適応した優先度を設定することが可能な画像処理装置が得られるという効果を奏する。

40

【0269】また、請求項10に記載の発明によれば、請求項9に記載の発明において、前記使用頻度測定手段は、各系統別に前回入力された画像データの入力回数に対して所定の重み付けを設定して各系統の優先期間をそれぞれ演算し設定出力するので、各系統別に前回入力された画像データの入力回数に対して所定の重み付けを設定して各系統の優先期間をそれぞれ設定出力することができるようになり、重み付けの設定により前回の入力を重みを付けて新しい入力に対する使用頻度への反映速度を遅くすることができるなど、使用状況に応じた優先度の設定変更が可能な画像処理装置が得られるという効果を奏する。

40

【0270】また、請求項11に記載の発明によれば、請求項1～10のいずれか一つに記載の発明において、画像データを読み取る画像読取手段、画像メモリーを制御して画像データの書き込み／読み出しをおこなう画像メモリー制御手段および前記各手段間のデータのやり取りを制御する画像データ制御手段を前記入出力制御手段の入力手段に接続し、前記演算処理手段を、前記画像メモリー制御手段および／または画像データを転写紙などに書き込む画像書込手段に接続し、前記演算処理手段

50

(23)

43

は、前記画像読取手段により読み取られた第1の画像データおよび前記画像メモリー制御手段により読み出された第2の画像データを受信し、該第1、第2の画像データに対して前記優先度に基づく画像処理を実行し、前記第1の画像データおよび／または前記第2の画像データおよび／または前記第3の画像データを前記画像メモリー制御手段へおよび／または前記画像書込手段へ送信するので、2系統の異なる画像データに対する画像処理の効率化が図れ、画像データの読み取り、書き込み／読み出し、転写紙への書き込みを組み合わせた並列処理を円滑に実行することが可能な画像処理装置が得られるという効果を奏する。

【0271】また、請求項12に記載の発明によれば、請求項1～11のいずれか一つに記載の発明において、前記統括制御手段が、前記演算器での各系統のうちの一方の系統の処理が終了するまで待つことなく、両方の処理を時分割で切り替えることで並列処理をするため、一方の系統の処理が終了するまで待つことなく、両方の処理を時分割で切り替えて並列的に処理することで、系統別（たとえば複写機とファクシミリ）の優先度に応じて画像処理の実行順を変更することができ、これによつて、異なる複数系統の画像データに対する画像処理を系統別の優先度を有して並列実行可能であり、優先度に対応して画像処理の処理順を変更でき、優先度に応じた画像処理を実行することが可能な画像処理装置が得られるという効果を奏する。

【0272】また、請求項13に記載の発明によれば、請求項1～12のいずれか一つに記載の発明において、前記系統別の優先度について、過去の系統別入力回数に基づいて変更するため、過去のデータに基づいてより効率的な優先度の変更が可能となり、これによって、異なる複数系統の画像データに対する画像処理を系統別の優先度を有して並列実行可能であり、優先度に対応して画像処理の処理順を変更でき、優先度に応じた画像処理を実行することが可能な画像処理装置が得られるという効果を奏する。

【0273】また、請求項14に記載の発明によれば、異なる複数系統の画像データが個別に入出力され各系統の画像データを制御する入出力制御手段を備え、前記入力された系統別の画像データに対応する所定の画像処理を実施する画像処理装置の画像処理方法において、前記各系統別に実施する画像処理の優先度を自動的に設定変更し、当該優先度に基づいて前記入出力制御手段を選択し切替えるようにするので、各系統別の優先度に基づき、画像データの同時入力時であっても画像処理の実行順を定めて画像処理の効率化を図れる、優先度の変更にしたがい画像処理の実行順を容易に変更することができる画像処理方法が得られるという効果を奏する。

【0274】また、請求項15に記載の発明によれば、請求項14に記載の発明において、前記画像処理の実行

(23)

44

順として、各系統の画像データの入力受け付け順および／または各系統別の画像処理の実行順を含み、これらの実行順を優先度に対応して変更制御自在としたので、設定された優先度に基づき各系統の入力受け付け順と画像処理の実行順を制御して画像処理パフォーマンスの最適化を図ることが可能な画像処理方法が得られるという効果を奏する。

【0275】また、請求項16に記載の発明によれば、請求項14、15のいずれか一つに記載の発明において、前記画像処理は、画像データの入力順に各系統別の画像処理を順次実行する順次実行型の单一の演算器により実行されるものであり、前記設定された優先度にしたがい、前記演算器に対する各系統の画像データの入力制御および／または画像処理の演算を順次実行させる工程を含むので、順次実行型の单一の演算器を用いつつ各系統の画像処理を並列処理できるようになり、画像処理の効率化および低コスト化を同時に図ることが可能な画像処理方法が得られるという効果を奏する。

【0276】また、請求項17に記載の発明によれば、請求項16に記載の発明において、前記優先度として、一定周期を各系統の優先度に応じた所定期間にそれぞれ分割した優先期間として設定する工程と、前記優先期間中、該当する系統に対する画像データの入出力制御および／または画像処理実行を優先させる工程と、を含むので、各系統の優先度を時間的な優先期間の設定に基づき切り替えることができ、優先期間に該当するか否かの簡単な処理で各系統別の画像処理を実行できるという効果を奏する。また、各系統の優先期間を容易に分割設定でき、構成の簡素化を図ることが可能な画像処理方法が得られるという効果を奏する。

【0277】また、請求項18に記載の発明によれば、請求項14～17のいずれか一つに記載の発明において、前記優先度は、各系統の画像データの入力頻度に応じて各系統の優先期間をそれぞれ演算し設定する工程を含むので、各系統の画像データの入力頻度に基づき、優先期間を自動設定できるようになり、各系統別の画像処理の実際の使用頻度に適応した優先度を設定することができる画像処理方法が得られるという効果を奏する。

【0278】また、請求項19に記載の発明によれば、請求項18に記載の発明において、前記各系統の画像データの入力頻度は、各系統別に前回入力された画像データの入力回数に対して所定の重み付けを設定して得る工程を含むので、各系統別に前回入力された画像データの入力回数に対して所定の重み付けを設定して各系統の優先期間をそれぞれ設定出力することができるようになり、重み付けの設定により前回の入力に重みを付けて新しい入力に対する使用頻度への反映速度を遅くすることができるなど、使用状況に応じた優先度の設定変更が可能な画像処理方法が得られるという効果を奏する。

【0279】また、請求項20に記載の発明によれば、

(24)

45

請求項 14～19 のいずれか一つに記載の発明において、画像データの読み取り処理、蓄積処理、送受信処理など、複数系統の処理ユニットから出力される画像データを画像処理ユニットで受信する入力工程と、前記各処理ユニットから受信した画像データに各系統別の所定の画像（加工編集）処理を実行する画像処理工程と、前記画像処理工程実行後の画像データを画像処理ユニットから書き込み処理、蓄積処理、送受信処理など、複数の処理ユニットのうち所定の処理ユニットへ送信する出力工程を有し、前記画像処理ユニットに対する画像データの入力工程実行時に、複数系統の画像データが同時に入力要求された場合には、前記各系統別に設定された優先度に対応した入力順で各系統の画像データの入力を受け付け、順次系統別に所定の画像処理を実行する工程と、を有するので、複数の処理ユニットから出力される複数系統の異なる画像データの入力、画像処理、出力の効率化が図られ、複数系統の画像データの並列処理を円滑に実行でき、画像データの処理パフォーマンスの最適化を図ることが可能な画像処理方法が得られるという効果を奏する。

【0280】また、請求項 21 に記載の発明によれば、請求項 14～20 のいずれか一つに記載された方法をコンピュータに実行させて、コンピュータを用いた複数系統の画像データの並列処理パフォーマンスの向上を図ることが可能なコンピュータ読み取り可能なプログラムが得られるという効果を奏する。

【0281】また、請求項 22 に記載の発明によれば、請求項 21 に記載の発明において、前記各系統別に設定した優先度を、プログラム処理手順の変更に基づき可変自在としたので、各系統の優先度を容易に変更でき、各系統の画像データの処理パフォーマンスの向上を図ることが可能なコンピュータ読み取り可能なプログラムが得られるという効果を奏する。

【0282】また、請求項 23 に記載の発明によれば、請求項 22 に記載の発明において、前記一定周期をタマのカウントにより得る処理手順と、前記一定周期のカウント値を優先度に応じて前記各系統別の優先期間に分割し各系統の優先期間を示す優先順位切り替え設定信号を生成出力する処理手順とを備えたので、タマカウントによって各系統の優先期間を容易に分割設定できるようになり、優先度設定の簡素化を図ることが可能なコンピュータ読み取り可能なプログラムが得られるという効果を奏する。

【0283】また、請求項 24 に記載の発明によれば、前記請求項 21～23 のいずれか一つに記載されたプログラムを記録したので、そのプログラムをコンピュータ読み取り可能となり、これによって、請求項 21～23 の動作をコンピュータによって実現することができるという効果を奏する。

【図面の簡単な説明】

【図 1】この発明の本実施の形態にかかる画像処理装置

46

の構成を機能的に示すブロック図である。

【図 2】本実施の形態にかかる画像処理装置のハードウェア構成の一例を示すブロック図である。

【図 3】本実施の形態にかかる画像処理装置の画像処理プロセッサーの処理の概要を示すブロック図である。

【図 4】本実施の形態にかかる画像処理装置の画像データ制御部の処理の概要を示すブロック図である。

【図 5】本実施の形態にかかる画像処理装置のビデオ・データ制御部の処理の概要を示すブロック図である。

【図 6】本実施の形態にかかる画像処理装置の画像メモリー・アクセス制御部の処理の概要を示すブロック図である。

【図 7】本実施の形態にかかる画像処理装置の画像処理プロセッサーの処理の概要を示すブロック図である。

【図 8】本実施の形態にかかる画像処理装置の入力制御手段の処理の概要を示すブロック図である。

【図 9】本発明の形態にかかる画像処理装置に用いられる SIMD 型プロセッサーの概略構成を示す説明図である。

【図 10】本実施の形態にかかる画像処理装置のスキヤナーの概略（空間フィルターの一例）を示す説明図である。

【図 11】本実施の形態にかかる画像処理装置のシェーディング補正の概略を示す説明図である。

【図 12】本実施の形態にかかる画像処理装置のシェーディング・データの概略を示す説明図である。

【図 13】本実施の形態にかかる画像処理装置の画像データのデータフローの一例を示す説明図である。

【図 14】本実施の形態にかかる画像処理装置の画像データのデータフローの別の例を示す説明図である。

【図 15】本実施の形態にかかる画像処理装置の画像データのデータフローの別の例を示す説明図である。

【図 16】本実施の形態にかかる画像処理装置の画像データのデータフローの別の例を示す説明図である。

【図 17】本実施の形態にかかる画像処理装置の優先期間を説明するためのタイミングチャートである。

【図 18】本実施の形態にかかる画像処理装置の優先順位切り替え部の構成を示すブロック図である。

【図 19】本実施の形態にかかる画像処理装置の優先順位切り替え設定生成部の構成を示すブロック図である。

【図 20】本実施の形態にかかる画像処理装置の画像データのデータフローの別の例を示す説明図である。

【図 21】本実施の形態にかかる画像処理装置の優先期間を説明するためのタイミングチャートである。

【図 22】従来技術にかかるデジタル複合機のハードウェア構成を示すブロック図である。

【符号の説明】

100 画像データ制御ユニット

101 画像読み取りユニット

102 画像メモリー制御ユニット

50

(25)

47

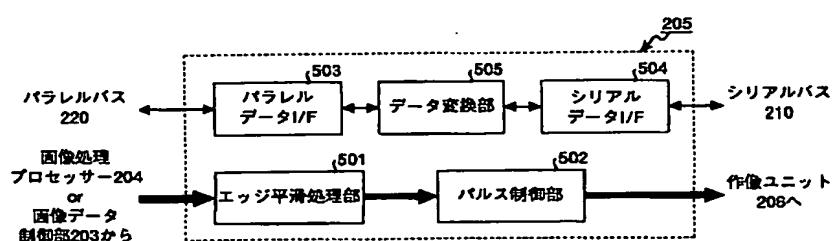
- 1 0 3 画像処理ユニット  
 1 0 4 画像書き込みユニット  
 2 0 1 読取ユニット  
 2 0 2 センサー・ボード・ユニット  
 2 0 3 画像データ制御部  
 2 0 4 画像処理プロセッサー  
 2 0 5 ビデオ・データ制御部  
 2 0 6 作像ユニット(エンジン)  
 2 1 0 シリアルバス  
 2 1 1 プロセス・コントローラー  
 2 1 2, 2 3 2 RAM  
 2 1 3, 2 3 3 ROM  
 2 2 0 パラレルバス  
 2 2 1 画像メモリー・アクセス制御部  
 2 2 2 メモリー・モジュール  
 2 2 3 パーソナル・コンピュータ(PC)  
 2 2 4 ファクシミリ制御ユニット  
 2 2 5 公衆回線  
 2 3 1 システム・コントローラー  
 2 3 4 操作パネル  
 3 0 1 第1入力インターフェース(I/F)  
 3 0 2 スキャナ画像処理部  
 3 0 3 第1出力I/F  
 3 0 4 第2入力I/F  
 3 0 5 画質処理部  
 3 0 6 第2出力I/F  
 3 0 7 統括制御部  
 4 0 1 画像データ入出力制御部  
 4 0 2 画像データ入力制御部  
 4 0 3 データ圧縮部  
 4 0 4 データ変換部  
 4 0 5, 4 0 8, 4 0 9 I/F(インターフェース)  
 4 0 6 データ伸張部  
 4 0 7 画像データ出力制御部  
 4 1 0 コマンド制御部  
 5 0 1 エッジ平滑処理部  
 5 0 2 パルス制御部  
 5 0 3, 5 0 4, 6 0 1, 6 0 2 I/F(インターフェース)  
 5 0 5 データ変換部

40

48

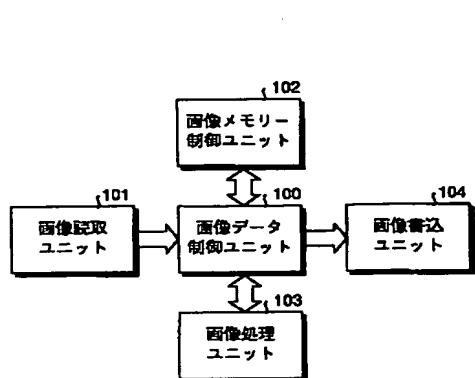
- 6 0 3 メモリー・アクセス制御部  
 6 0 4 ラインバッファー  
 6 0 5 ビデオ制御部  
 6 0 6 データ圧縮部  
 6 0 7 データ伸張部  
 6 0 8 データ変換部  
 7 0 1, 7 0 3 入力制御手段  
 7 0 2, 7 0 4 入力用メモリー  
 7 0 5, 7 0 7 出力制御手段  
 7 0 6, 7 0 8 出力用メモリー  
 7 0 9 演算処理部  
 7 1 0, 7 1 2 入力レジスター  
 7 1 1, 7 1 3 出力レジスター  
 7 1 4 演算器  
 7 1 5 グローバルプロセッサー部  
 7 1 6 プログラムメモリ一部  
 7 1 7 データメモリ一部  
 8 0 1 ライト済WORD数レジスター  
 8 0 2 リードWORD数レジスター  
 8 0 3 リード転送GOフラグ部  
 8 0 4 転送達成フラグ部  
 8 0 5 アドレス・データ制御部  
 9 0 1 レジスター(Register)  
 9 0 2 マルチブレクサー(MUX)  
 9 0 3 バレルシフター(Shift Expand)  
 9 0 4 論理演算器(ALU)  
 9 0 5 アキュムレーター(A)  
 9 0 6 テンポラリー・レジスター(F)  
 1 5 1 1 優先順位切り替え部  
 1 5 1 2, 1 5 1 3 レジスター  
 1 6 0 1 優先順位切り替え設定生成部  
 1 6 0 2 タイマ部  
 1 6 0 3 周期カウント部  
 1 6 0 4 優先順位設定選択部  
 1 8 0 1 デコード部  
 1 8 0 2, 1 8 0 3 メモリー  
 1 9 0 1, 1 9 0 2 カウンタ  
 1 9 0 3 優先順位演算部  
 2 0 0 1 使用頻度測定部

【図5】

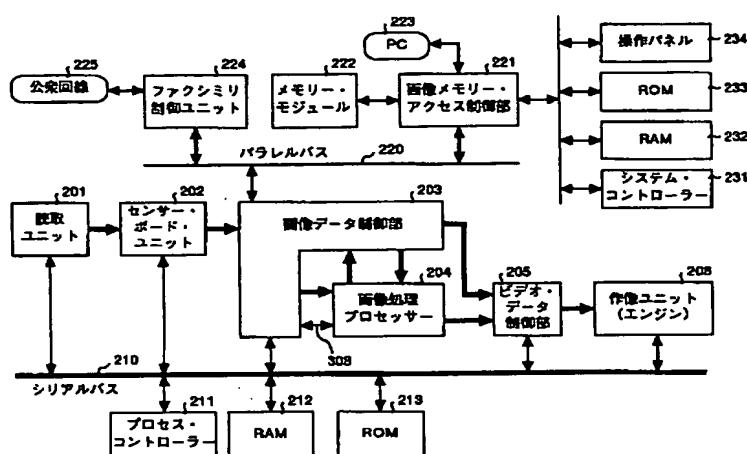


(26)

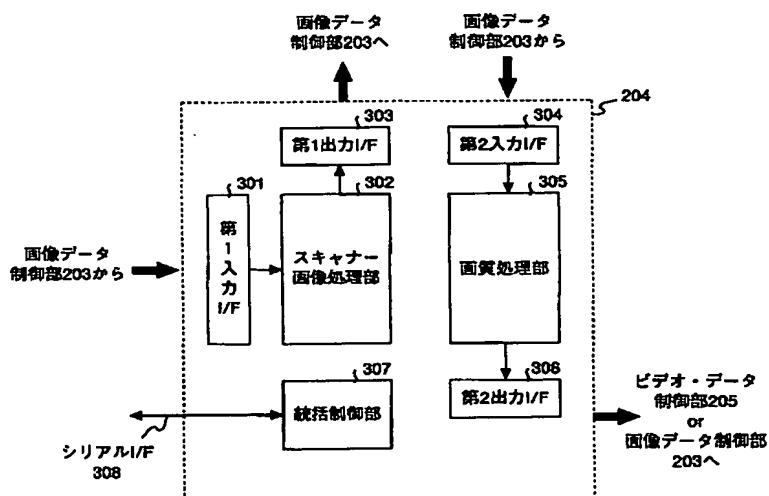
【図1】



【図2】



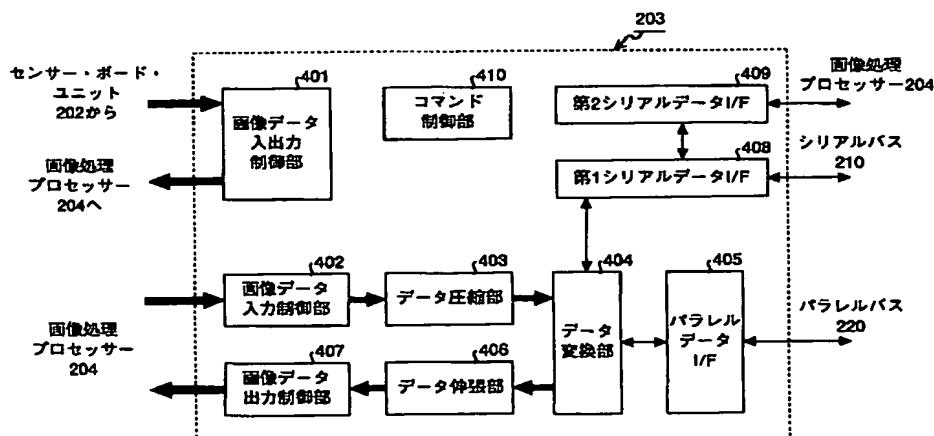
【図3】



【図10】

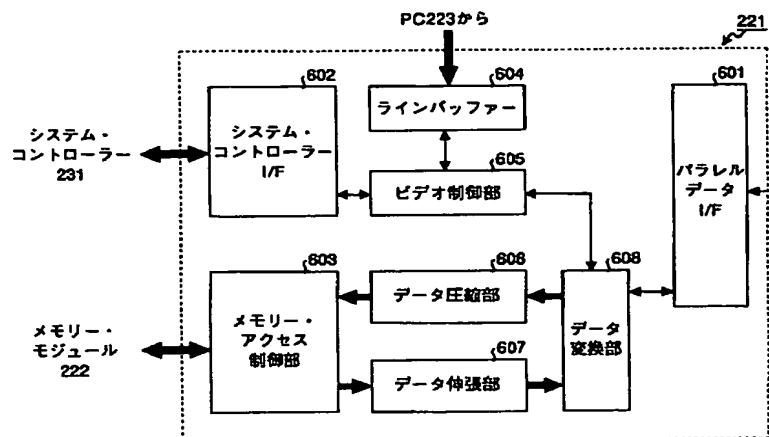
	J-2	J-1	列	J+1	J+2
I-2	A	B	C	D	E
I-1	F	G	H	I	J
I行	K	L	M	N	O
I+1	P	Q	R	S	T
I+2	U	V	W	X	Y

【図4】

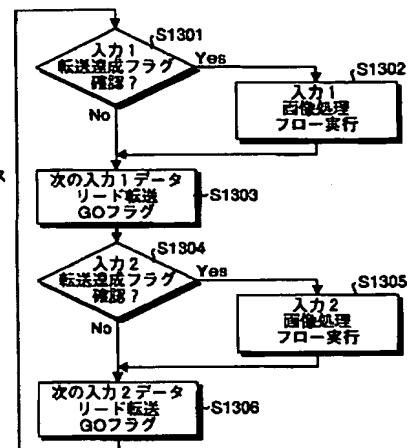


(27)

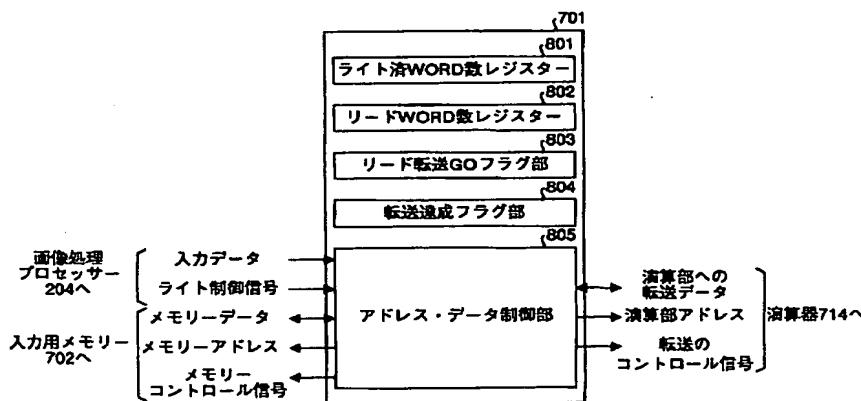
【図 6】



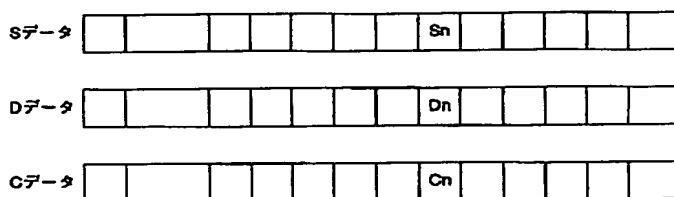
【図 13】



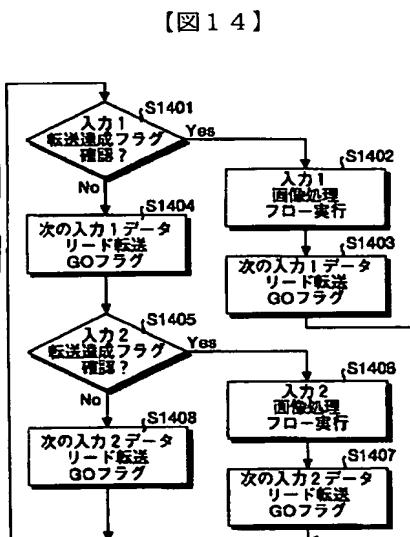
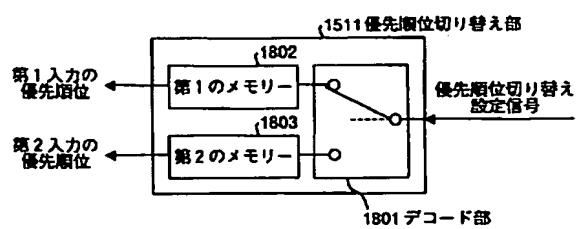
【図 8】



【図 11】

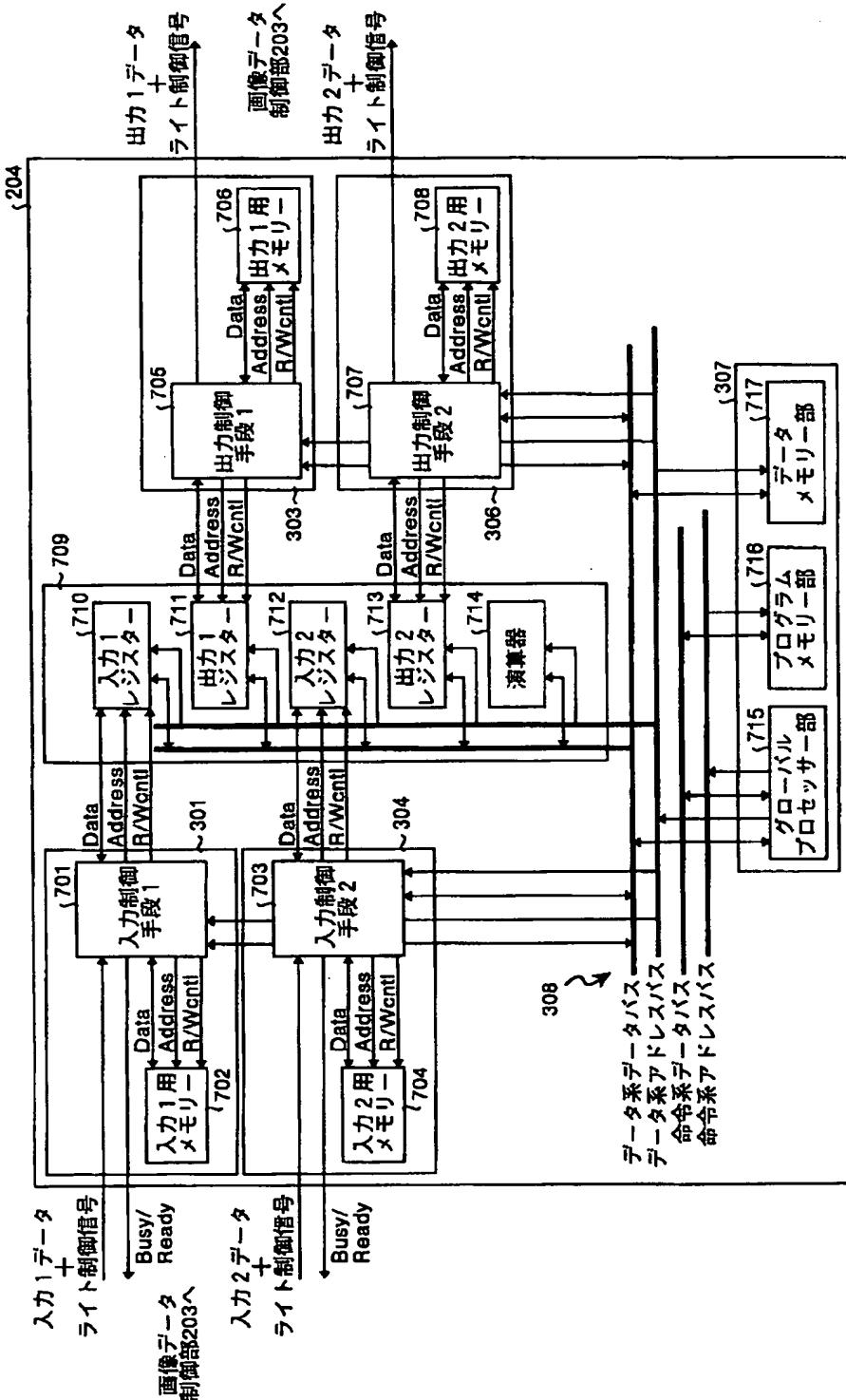


【図 18】



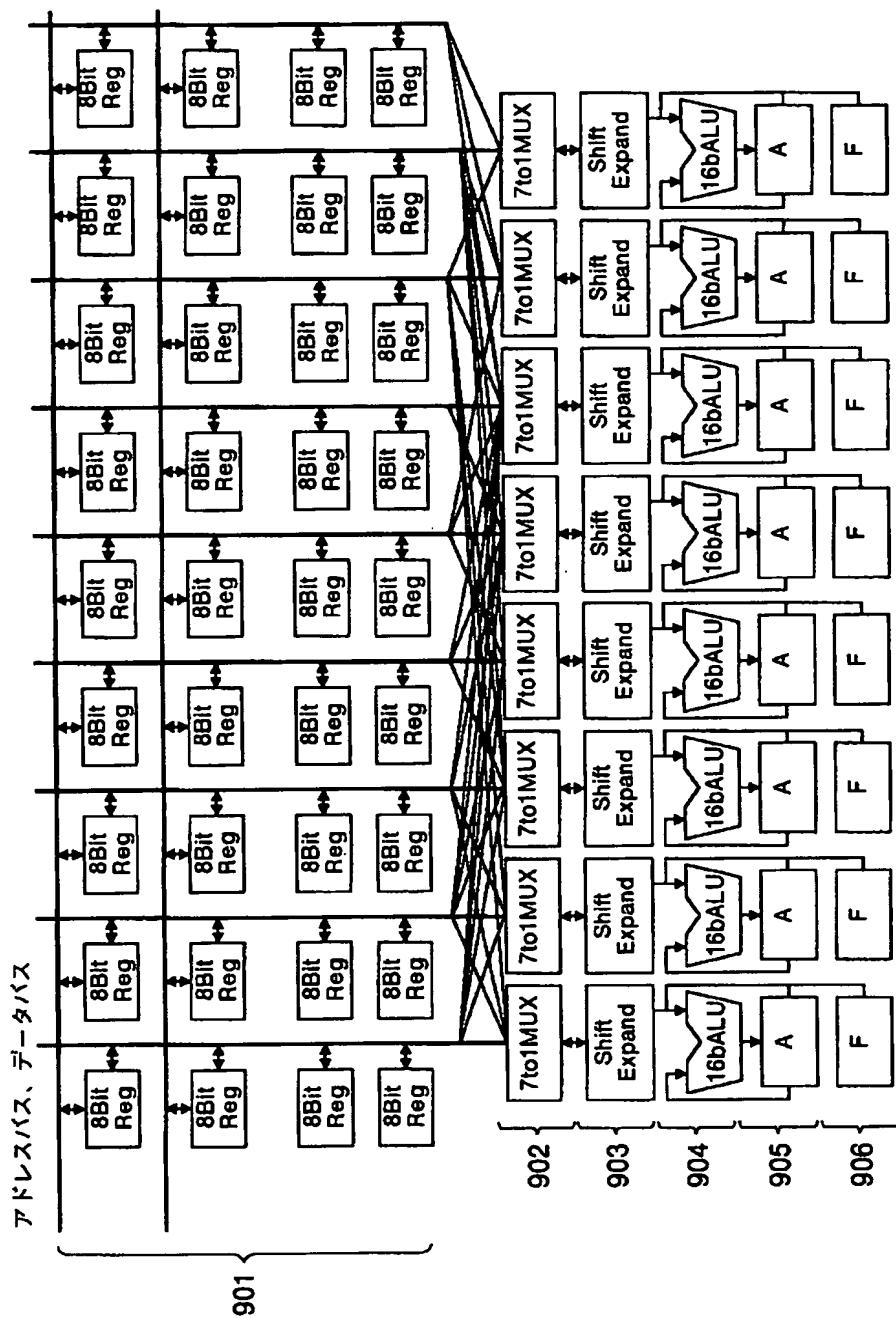
(28)

[図 7 ]



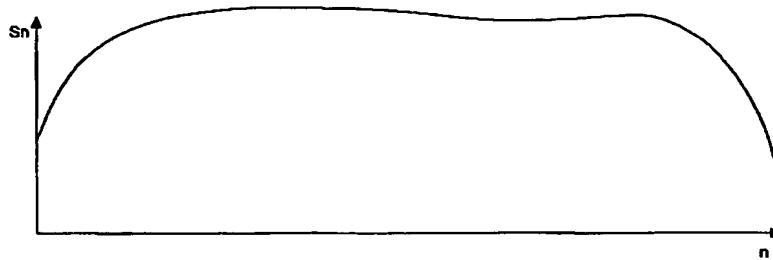
(29)

[図9]

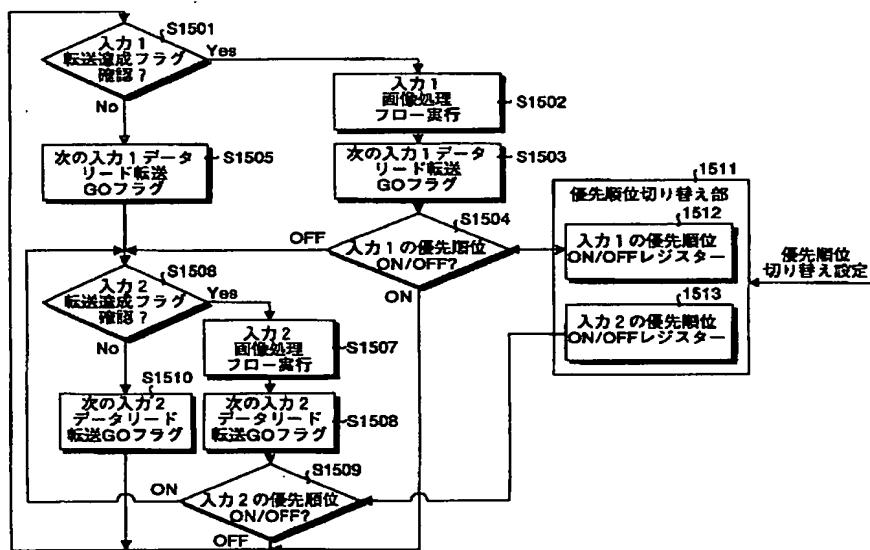


(30)

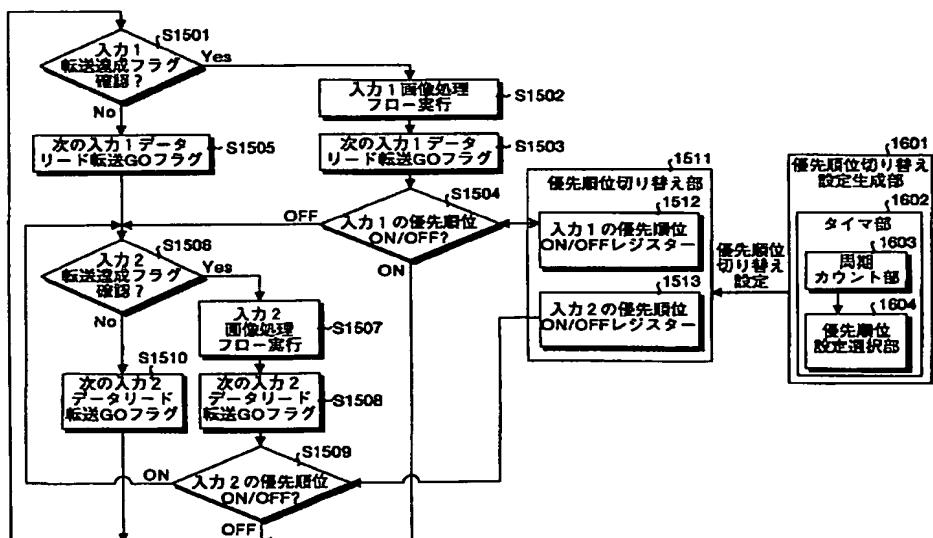
【図12】



【図15】

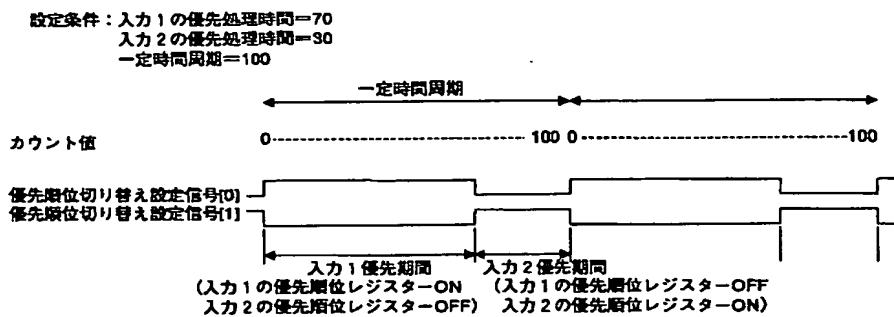


【図16】

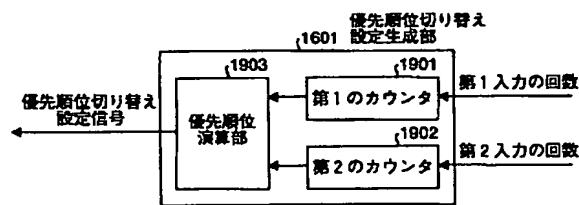


(31)

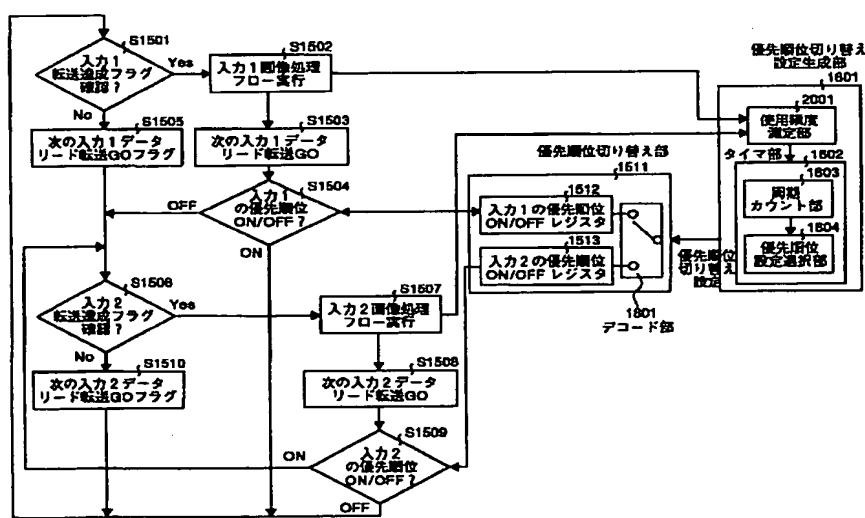
【図17】



【図19】

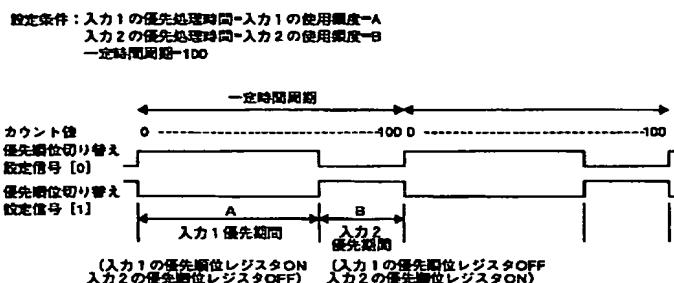


【図20】

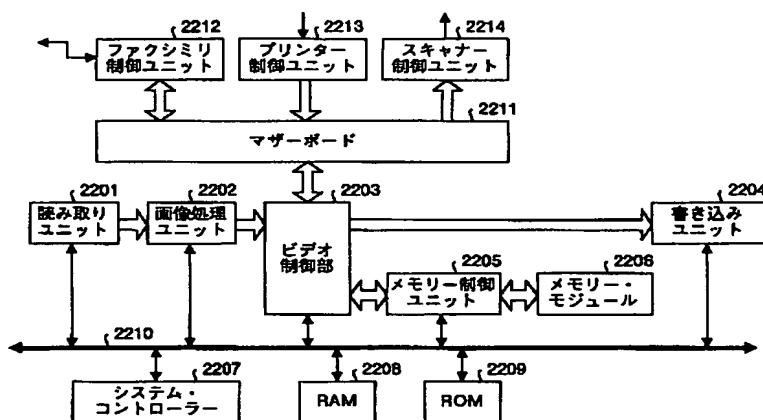


(32)

【図21】



【図22】



フロントページの続き

Fターム(参考) 2C087 AA03 AA09 AA16 AA18 AB05  
 BA01 BA03 BB10 BC02 BD40  
 2C187 AD03  
 5B057 BA02 CH04 CH11 CH18  
 5C062 AA05 AB17 AB40 AB46 AC02  
 AC03  
 5C077 LL20 NP07 PP43 RR16 SS02  
 TT02